

# Analiza performansi i primjene čipa 222 i njegovih modifikacija 222-M

Studentski rad

Svetlana Parlić

Student prvog ciklusa studija  
Univerzitet u Istočnom Sarajevu, Elektrotehnički fakultet  
Istočno Sarajevo, Bosna i Hercegovina  
svetlana.parlic.2226@student.etf.ues.rs.ba

**Sažetak**—Tajmer 555 je poslužio kao inspiracija za čip 222, koji nudi određene prednosti u specifičnim primjenama, kao što je istovremeno generisanje impulsa konstantne frekvencije i širinsko-impulsne modulacije (*Pulse Width Modulation – PWM*). Detaljna analiza funkcionisanja čipa 222 pokazala je određene ozbiljne mane koje ga mogu diskvalifikovati u većini praktičnih primjena. Predložene su konkretne modifikacije (222-M) koje otklanjaju uočene nedostatke, što je dokazano prikazanim rezultatima simulacija u programskom paketu LTSpice.

**Ključne riječi**– čip 222; tajmeri; PWM; Pulse Width Modulation

## I. UVOD

Integrirana kola (*Integrated circuit - IC*) tajmeri su elektronska kola namijenjena za generisanje preciznih vremenskih intervala čije trajanje ili period ponavljanja su određeni vanjskim komponentama, sa otpornicima R i kondenzatorima C. Mogućnost rada na širokom dijapazonu napona napajanja ih čini odgovarajućim za mnoge oblasti primjene [1]. Moderni integrirani tajmeri su se razvijali tako da pružaju visoku preciznost, osiguravajući tačan i stabilan rad, kao i sposobnost prilagođavanja vremenskih intervala, omogućavajući veću fleksibilnost u dizajniranju kola koja zahtjevaju specifične vremenske sekvence. Mogu raditi u različitim režimima, uključujući monostabilne, astabilne i bistabilne [2].

Najpoznatiji i najšire primjenjivani tajmer je 555. Dizajniran kao primarno jednociklusno monostabilno kolo, realizovano pomoću 2 komparatora, asinhrono okidanog RS leča, otporničkog djelitelja i nekih drugih komponenti [3].

Međutim, uprkos izuzetnoj upotrebljivosti, tajmer 555 ne omogućava generisanje širinsko-impulsno modulisanog (*Pulse Width Modulated – PWM*) signala sa nezavisnim podešavanjem frekvencije i širine impulsa (faktora ispuhe).

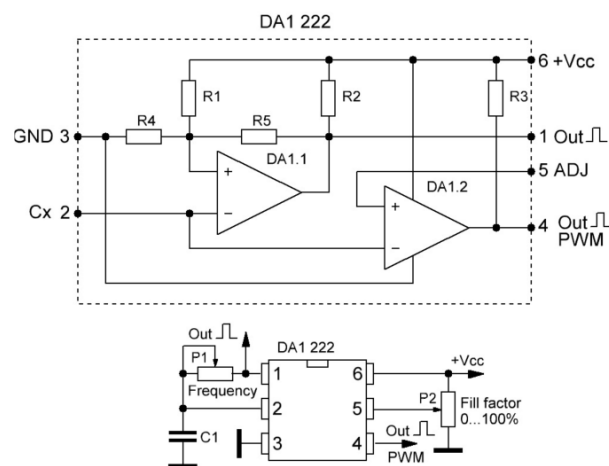
Postoje različiti elektronski sklopovi koji se mogu upotrijebiti kao alternativne zamjene za 555 [4], [5], međutim ovi sklopovi imaju određene nedostatke u odnosu na klasični 555. Nedostaci su što neki od njih nisu integrirane komponente, što može povećati složenost dizajna, kao i činjenica da imaju ograničeniji opseg napona napajanja, što može uticati na

fleksibilnost u primjenama. Iako neki sklopovi nude veću preciznost ili manju potrošnju, tajmer 555 ostaje najčešći izbor.

Posle pola vijeka od pojave IC 555, M.A. Shustov predlaže alternativu- čip (*chip*) 222 (Sl.1) [6].

Čip 222 se sastoji od 2 standardna komparatora sa izlazom tipa otvoreni kolektor/drejn, gdje je prvi komparator sa histerezom realizovanom pomoću mreže otpornika (DA1.1), dok je drugi komparator (DA1.2) bez histereze.

Predviđeno je da čip 222 ima 6 pinova: 2 za napajanje ( $V_{CC}$  i  $GND$ ), 2 izlazna pina ( $OUT_{222}$  i  $OUT_{PWM222}$ ), pin za podešavanje faktora ispuhe ( $ADJ_{222}$ ) i pin za podešavanje frekvencije oscilatorskog kola ( $C_x$ ).



Slika 1. Unutrašnja struktura čipa 222 i jednostavni PWM generator sa nezavisnim podešavanjem frekvencije.[6]

Komparator DA1.1 služi za realizaciju astabilnog oscilatora (podešavanje frekvencije pomoću otpornika/potenciometra i kondenzatora,  $P_1$  i  $C_1$  na Sl. 1), dok komparator DA1.2 ima ulogu u realizaciji PWM (podešavanje širine impulsa potenciometrom  $P_2$ , Sl. 1).

## II. ANALIZA ORIGINALNOG SKLOPA

### A. Komparator DA1.1

DA1.1 je komparator sa histerezom, čiji je izlaz ujedno i izlaz 222 ( $V_{OUT\_222}$ ). Slijedi proračun njegovih pragova okidanja, vrijednosti izlaznog napona i karakterističnih vremena.

#### 1) Donji prag okidanja ( $V_{Th.L}$ ):

$$\frac{0 - V_{Th.L}}{R_4} + \frac{V_{CC} - V_{Th.L}}{R_1} = \frac{V_{Th.L} - V_{out\_222.L}}{R_5}$$

$$V_{Th.L} = \frac{R_4 R_5}{R_1 R_5 + R_4 R_5 + R_1 R_4} \times V_{CC}$$

Za  $R_1 = R_4 = R_5 = R$ :

$$V_{Th.L} = \frac{1}{3} V_{CC} \quad (2.1)$$

#### 2) Gornji prag okidanja ( $V_{Th.H}$ ):

$$\frac{0 - V_{Th.H}}{R_4} + \frac{V_{CC} - V_{Th.H}}{R_1} = \frac{V_{Th.H} - V_{OUT\_222.H}}{R_5}$$

$$V_{Th.H} = \frac{R_4 R_5}{R_1 R_5 + R_4 R_5 + R_1 R_4} \times V_{CC} + \frac{R_1 R_4}{R_1 R_5 + R_4 R_5 + R_1 R_4} \times V_{OUT\_222.H}$$

Za  $R_1 = R_4 = R_5 = R$ :

$$V_{Th.H} = \frac{1}{3} V_{CC} + \frac{1}{3} V_{OUT\_222.H}$$

$$V_{Th.H} = \frac{1}{3} V_{CC} + \frac{1}{6} V_{Th.H} + \frac{1}{6} V_{CC}$$

$$V_{Th.H} = \frac{3}{5} V_{CC} \quad (2.2)$$

#### 3) Izlazni napon u stanju „visoko“ ( $V_{OUT\_222.H}$ ):

$$\frac{V_{Th.H} - V_{OUT\_222.H}}{R_5} = \frac{V_{OUT\_222.H} - V_{CC}}{R_2}$$

$$V_{OUT\_222.H} = \frac{R_2}{R_2 + R_5} V_{Th.H} + \frac{R_5}{R_2 + R_5} V_{CC}$$

Za  $R_1 = R_2 = R_4 = R_5 = R$ :

$$V_{OUT\_222.H} = \frac{1}{2} V_{Th.H} + \frac{1}{2} V_{CC}$$

$$V_{OUT\_222.H} = \frac{4}{5} V_{CC} \quad (2.3)$$

#### 4) Punjenje kondenzatora $C_1$ :

Napon na kondenzatoru  $C_1$  eksponencijalno raste od  $V_{C_1}(0) = \frac{1}{3} V_{CC}$  do  $V_{C_1}(\infty) = \frac{4}{5} V_{CC}$ , i tada je izlazni tranzistor komparatora DA1.1 zakočen.

Ekvivalentna otpornost punjenja je:

$$R_{pu} = P_1 + (R_2 || (R_5 + (R_1 || R_4)))$$

Za  $R_1 = R_2 = R_4 = R_5 = R = 10k\Omega$ :

$$R_{pu} = P_1 + \frac{3}{5} R = P_1 + 6k\Omega$$

Gdje je  $P_1$  otpornost potencijometra  $P_1$  namijenjenog za podešavanje frekvencije.

Punjenje kondenzatora  $C_1$  opisuje jednačina:

$$V_{C_1}(t) = \frac{4}{5} V_{CC} - \frac{7}{15} V_{CC} e^{-\frac{t}{\tau_{pu}}} \quad (2.4)$$

$$\tau_{pu} = R_{pu} C_1 \quad (2.5)$$

#### a) Vrijeme punjenja kondenzatora:

Vrijeme punjenja kondenzatora  $C_1$  je vrijeme potrebno da napon kondenzatora kapacitivnosti  $C_1$  poraste od početne vrijednosti  $V_{C_1}(0) = \frac{1}{3} V_{CC}$  do krajnje  $V_{C_1}(\infty) = \frac{4}{5} V_{CC}$ .

$$\frac{3}{5} V_{CC} = \frac{4}{5} V_{CC} - \frac{7}{15} V_{CC} e^{-\frac{t_{pu}}{\tau_{pu}}}$$

$$t_{pu} = (P_1 + 6k\Omega) C_1 \times \ln \frac{7}{3}$$

#### 5) Pražnjenje kondenzatora $C_1$ :

Kondenzator  $C_1$  se prazni kada je na izlazu komparatora DA1.1 napon  $0V$ , tj.  $DA1.1 = V_{OUT\_222} \approx 0V$ . Napon kondenzatora kapacitivnosti  $C_1$  eksponencijalno opada od početne vrijednosti prema naponu koji bi dostigao u beskonačnosti, gdje su  $V_{C_1}(0) = \frac{3}{5} V_{CC}$  i  $V_{C_1}(\infty) = 0$ .

Otpornost pražnjenja  $R_{pr}$  je jednaka vrijednosti otpornosti na potencijometru  $P_1$ , tj.  $R_{pr} = P_1$ , pa je vremenska konstanta pražnjenja kondenzatora  $C_1$  jednaka:

$$\tau_{pra} = P_1 C_1, \quad (2.6)$$

i manja je od vremenske konstante punjenja.

Jednačina pražnjenja kondenzatora  $C_1$ :

$$V_{C_1}(t) = \frac{3}{5} V_{CC} e^{-\frac{t}{\tau_{pra}}} \quad (2.7)$$

#### a) Vrijeme pražnjenja kondenzatora:

Vrijeme pražnjenja kondenzatora  $C_1$  je vrijeme potrebno da njegov napon opadne od  $\frac{3}{5} V_{CC}$  do  $\frac{1}{3} V_{CC}$ .

$$\frac{1}{3} V_{CC} = \frac{3}{5} V_{CC} e^{-\frac{t_{pra}}{\tau_{pra}}}$$

$$t_{pra} = P_1 C_1 \times \ln \frac{9}{5}$$

6) *Period generisanih oscilacija:*

Period generisanih oscilacija čine vrijeme punjenja i pražnjenja kondenzatora  $C_1$ :

$$T = t_{pu} + t_{pra} \quad (2.8)$$

7) *Izlaz komparatora DA1.1,  $V_{OUT\_222}$ :*

$$V_{OUT\_222}(t) = P_1 C_1 \frac{dV_{C1}}{dt} + V^- = P_1 C_1 \frac{dV_{C1}}{dt} + V_{C1}$$

$$V_{OUT\_222}(t) = \left( \frac{6k\Omega}{P_1 + 6k\Omega} \right) \frac{7}{15} V_{CC} \times e^{-\frac{t}{\tau_{pu}}} + \frac{4}{5} V_{CC}$$

8) *Zaključak:*

Uočava se da pragovi prorade komparatora DA1.1 nisu simetrični u odnosu na napon napajanja. Izlazni napon  $V_{OUT\_222.H}$  značajno je manji od napona napajanja  $V_{CC}$ , čak i u idealnom slučaju kada otpornost opterećenja  $R \rightarrow \infty$ . To je velika mana predloženog rješenja koje koristi komparator sa izlazom tipa otvoreni kolektor/drejn. Osim toga, kvalitet izlaznog napona  $V_{OUT\_222.H}$  je potpuno narušen zato što ima eksponencijalni karakter, te je kolo praktično neupotrebljivo.

### B. Komparator DA1.2

DA1.2 je invertujući komparator bez histereze, čiji je izlaz ujedno i izlaz čipa 222,  $V_{OUT\_PWM\_222}$ . Na  $-$  ulaz ( $in-$ ) DA1.2 se dovodi napon vanjskog kondenzatora  $C_1$ , koji eksponencijalno raste/opada između  $\frac{1}{3} V_{CC}$  do  $\frac{3}{5} V_{CC}$ , donji i gornji prag prorade DA1.1, respektivno.

Na  $+$  ulaz ( $in+$ ) DA1.2, koji odgovara ulazu  $ADJ_{222}$ , je doveden vanjski (referentni) napon, formiran pomoću napona napajanja  $V_{CC}$  i potencimetra  $P_2$  (Sl. 1).

Kada je napon na  $in+$  DA1.2 veći od napona na  $in-$  izlazni tranzistor DA1.2 je zakočen, pa je izlaz DA1.2 =  $V_{OUT\_PWM\_222}$  visok. U suprotnom, izlazni tranzistor DA1.2 je uključen, pa je izlaz DA1.2 =  $V_{OUT\_PWM\_222}$  nizak, tj. DA1.2 =  $V_{OUT\_PWM\_222} \approx 0V$ .

DA1.2 može biti konfigurisan i kao neinvertujući komparator. Tada je referentni napon, priključak  $ADJ_{222}$ , doveden na  $in-$  ulaz DA1.2, a napon  $V_{C1}$  na  $in+$  ulaz komparatora.

Primjećuje se da je izlaz DA1.2 zaista PWM, sa nezavisnim podešavanjem faktora ispunje, ali nije sinhronizovan sa izlazom  $V_{OUT\_222}$ .

Umjesto potencimetra  $P_2$  (Sl. 1), može se koristiti otpornički djeljitelj sastavljen od 2 otpornika i  $P_2$ , konfigurisan tako da je  $P_2$  između otpornika  $R_1$  i  $R_2$ , a klizač  $P_2$  je doveden na ulaz  $ADJ_{222}$  (Sl. 2). Otpornosti se biraju tako da napon na ulazu  $ADJ_{222}$  odgovara minimalnom naponu na kondenzatoru kapacitivnosti  $C_1$  (napon donjeg praga DA1.1) kada je klizač  $P_2$  na poziciji koja odgovara minimalnoj otpornosti od  $0\Omega$ , odnosno maksimalnom naponu na kondenzatoru kapacitivnosti  $C_1$

(napon gornjeg praga DA1.1) kada je klizač na poziciji koja odgovara maksimalnoj otpornosti.

$$P_2 = 0\Omega \Rightarrow ADJ_{222} = \frac{1}{3} V_{CC} = \frac{R_2}{R_1 + R_2 + P_2} V_{CC} \quad (2.9)$$

$$P_2 = \max \Rightarrow ADJ_{222} = \frac{3}{5} V_{CC} = \frac{R_1 + R_2 + P_2}{R_1 + R_2 + P_2} V_{CC} \quad (2.10)$$

Rješavajući sistem od 2 jednačine sa 3 nepoznate ( $R_1$ ,  $R_2$  i  $P_2$ ):

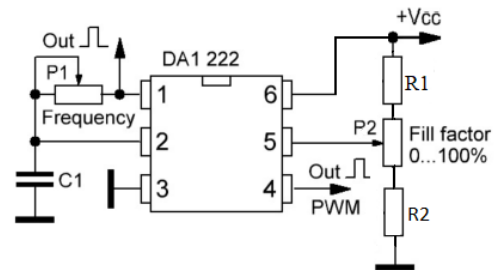
$$\frac{1}{3} = \frac{R_2}{R_1 + R_2 + P_2} \quad (2.11)$$

$$\frac{3}{5} = \frac{R_1 + R_2 + P_2}{R_1 + R_2 + P_2} \quad (2.12)$$

Dobija se:

$$\frac{R_1}{R_2} = \frac{6}{5} \quad (2.13)$$

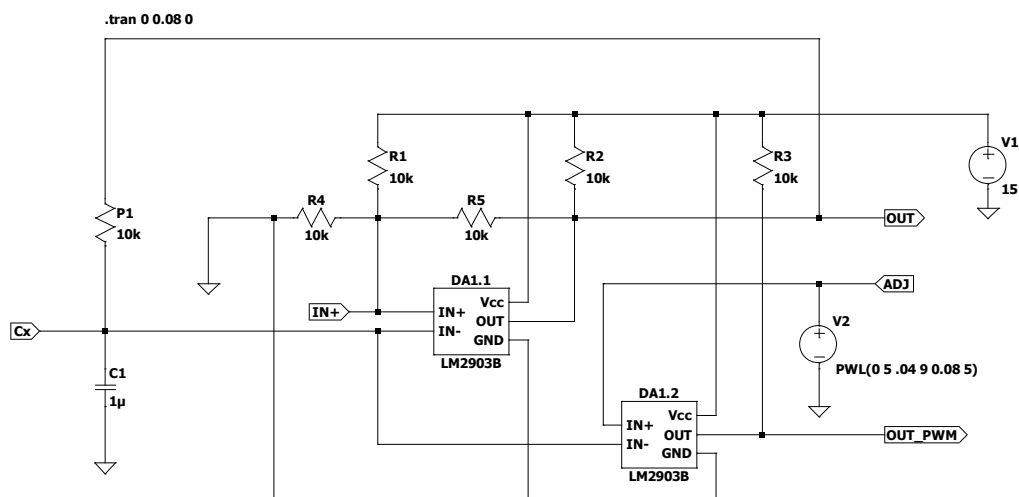
$$P_2 = \frac{2}{3} R_1 \quad (2.14)$$



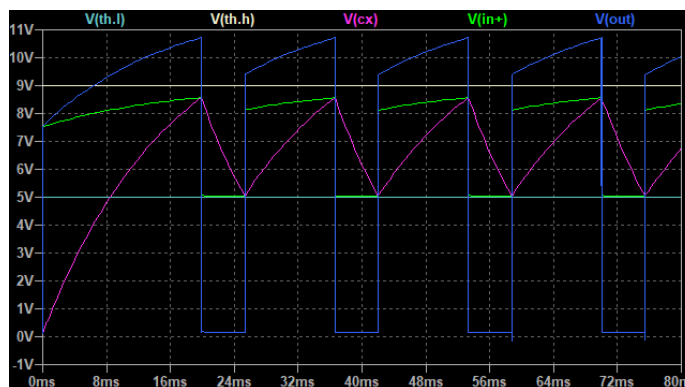
Slika 2. Čip 222 kao generator impulsa konstantne frekvencije i PWM

### C. Simulacija rada čipa 222

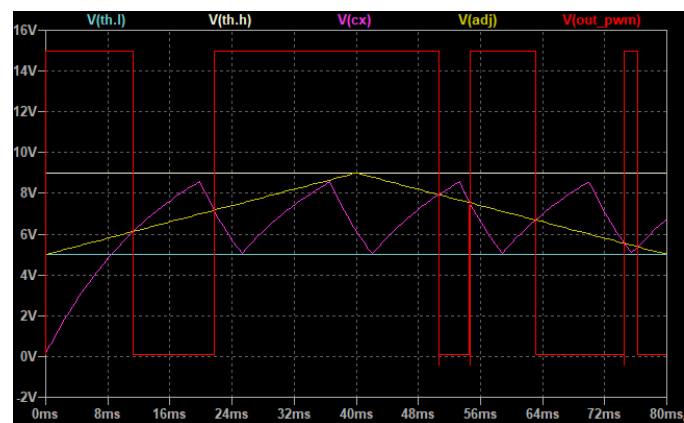
Na Sl. 3 je prikazana šema 222 čipa kada generiše impulse konstantne frekvencije ( $V_{OUT\_222}$ ) i PWM ( $V_{OUT\_PWM\_222}$ ), a na Sl. 4 i Sl. 5 su prikazani talasni oblici ulaznih i izlaznih signala komparatora DA1.1 i DA1.2 dobijeni simulacijom u programskom paketu LTSpice [7].



Slika 3. Simulaciona šema čipa 222



Slika 4. Talasni oblici karakterističnih signala na komparatoru DA1.1 ( $V_{Th,L}$ ,  $V_{Th,H}$ ,  $V_{C1}$ ,  $in+$ ,  $V_{OUT\_222}$ )



Slika 5. Talasni oblici karakterističnih signala na komparatoru DA1.2 ( $V_{Th,L}$ ,  $V_{Th,H}$ ,  $V_{C1}$ ,  $V_{ADJ\_222}$ ,  $V_{OUT\_PWM\_222}$ )

#### D. Zaključci

Kolo 222 realizovano pomoću komparatora sa izlazom tipa otvoreni kolektor/drejn nije upotrebljivo zbog izlaza ( $V_{OUT\_222}$  i  $V_{OUT\_PWM\_222}$ ) koji su nezadovoljavajućeg kvaliteta.

Neophodno je poboljšati predloženo rješenje, koristeći druge vrste komparatora, i obezbjediti da izlazi ( $V_{OUT\_222}$  i  $V_{OUT\_PWM\_222}$ ) u stanju nisko budu što približniji nuli, a u stanju

visoko da budu što bliži naponu napajanja, što do sada nije bio slučaj, kao i da napon na izlazu  $OUT_{222}$  nema eksponencijalni karakter.

#### III. PRIJEDLOG MODIFIKOVANOG KOLA : ČIP 222-M

Neki od načina objezbjedivanja kvalitetnih, digitalnih izlaza ( $V_{OUT\_222}$  i  $V_{OUT\_PWM\_222}$ ) su:

1. Koristiti komparatore sa digitalnim izlazom (push-pull).
2. Na izlaze postojećih komparatora vezati ulaze bafera (eng. *buffer*) sa digitalnim izlazom, a njihove izlaze koristiti kao  $OUT_{222}$  i  $OUT\_PWM_{222}$ . Baferi mogu biti realizovani kao serijska veza 2 invertora, čime se mogu dobiti komplementarni izlazi.
3. Umjesto komparatora DA1.1 koristiti digitalno kolo sa ulazom tipa Šmitov triger.

U nastavku su date konkretne realizacije predloženih modifikacija, koje obavljaju istu funkciju kao dati primjer sa standardnim 222.

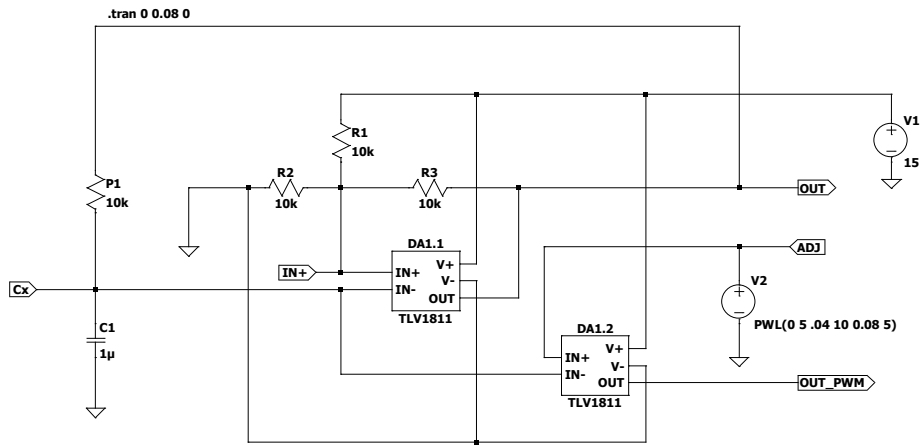
##### A. 222-M sa komparatorima sa push-pull izlazom

Umjesto komparatora LM339 [6], za realizaciju 222-M, upotrijebljeni su komparatori sa push-pull izlazom. Prvo je analiziran 222-M sa komparatorom TLV181x, sa većim rasponom napajanja.

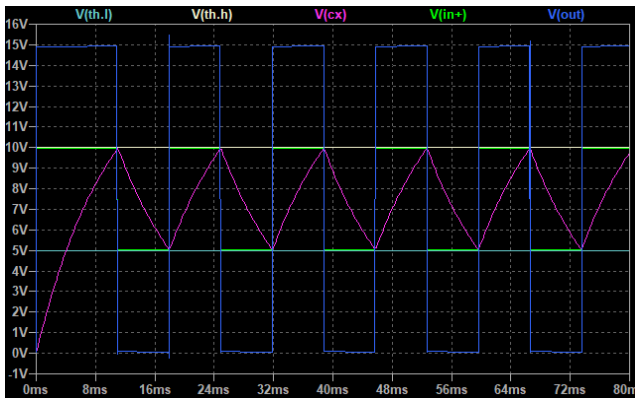
##### 1) Simulacija čipa 222-M-TLV181x:

Na Sl. 6 je prikazana simulaciona šema čipa 222-M-TLV181x, dok su na Sl. 7 i Sl. 8 prikazani talasni oblici karakterističnih signala.

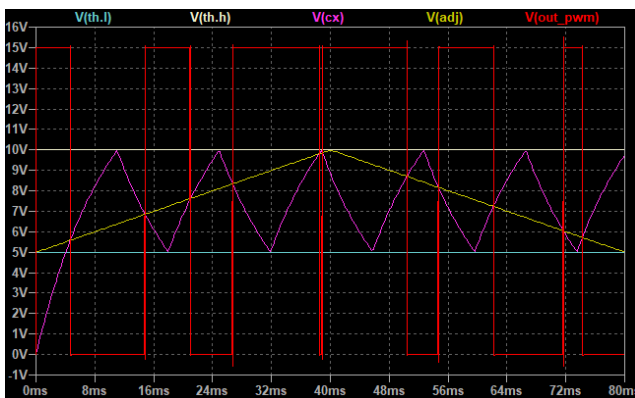
Na simulaciji se uočava da je izlaz 222-M-TLV181x mnogo kvalitetniji, i da su vremena punjenja i pražnjenja kondenzatora  $C_1$  jednaka. Donji i gornji prag okidanja komparatora DA1.1 su



Slika 6. Simulaciona šema čipa 222-M-TLV181x



Slika 7. Karakteristični talasni oblici na komparatoru DA1.1 ( $V_{Th,L}$ ,  $V_{Th,H}$ ,  $V_{C1}$ ,  $in+$ ,  $V_{OUT\_222}$ )



Slika 8. Karakteristični talasni oblici na komparatoru DA1.2 ( $V_{Th,L}$ ,  $V_{Th,H}$ ,  $V_{C1}$ ,  $V_{ADJ\_222}$ ,  $V_{OUT\_PWM\_222}$ )

simetrični u odnosu na napon napajanja  $V_{CC}$ , i iznose  $\frac{1}{3}V_{CC}$  i  $\frac{2}{3}V_{CC}$ . Izlazi  $V_{OUT\_222}$  i  $V_{OUT\_PWM\_222}$  su kvalitetniji, nisu eksponencijalni i imaju vrijednosti približno  $V_{CC}$  (u stanju visoko) i približno 0 (u stanju nisko), a upotrijebljen je manji broj otpornika u kolu.

## 2) Primjer čipa 222-M-TLV360x:

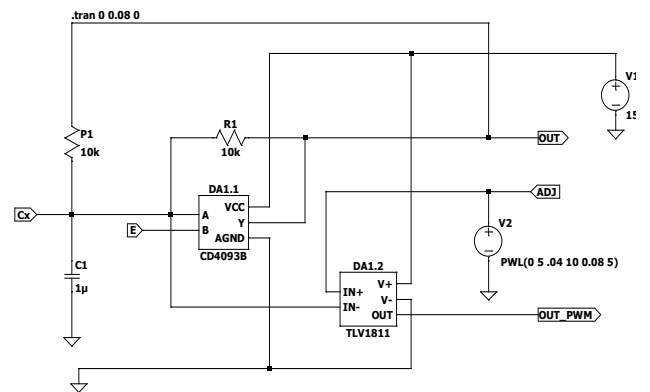
Realizacija sa ovim komparatorom ima manji opseg napona napajanja, što se može vidjeti u tabeli 1, gdje su prikazane osnovne karakteristike upotrijebljenih komparatora.

TABELA I. KARAKTERISTIKE UPOTRIJEBLJENIH KOMPARATORA

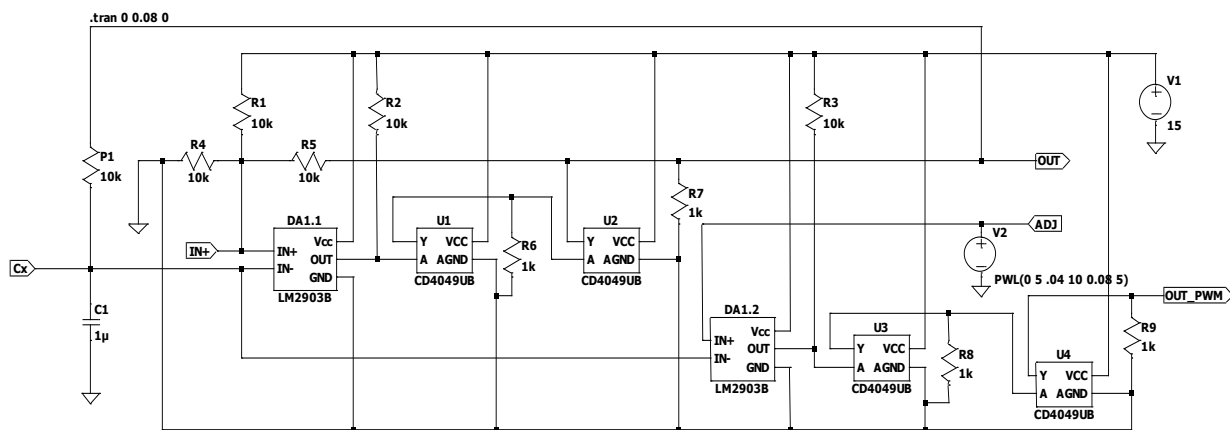
Rb.	Komparator	Tip izlaza	Broj kanala	$V_s(max)$ (V)	$V_s(min)$
1.	LM393, LM2903B	Open-collector, Open-drain	2	36	2
2.	TLV181x	Push-Pull	2	40	2.4
3.	TLV360x	Push-Pull	2	5.5	2.4

## B. Upotreba kola tipa Šmitovog trigera, čip 222-M-CD4093

Upotrebom IC sa karakteristikom Šmitovog trigera na mjestu komparatora DA1.1, čip 222-M se dodatno pojednostavljuje, eliminišući otpornike potrebne za realizaciju histereze. Napon  $V_{OUT\_222}$  je kvalitetan, digitalni izlaz. Moguće je koristiti CD40106 (6 invertora) ili CD4093 (4 2-ulazna NI kola). U oba slučaja je moguće dobiti i komplementarne izlaze, dok se slobodni ulaz CD4093 može iskoristiti kao dodatni ulaz u 222-M-CD4093 koji služi za omogućavanje/onemogućavanje rada oscilatora. Šema 222-M-CD4093 je prikazana na Sl. 9.



Slika 9. Šema čipa 222-M-CD4093



Slika 10. Šema čipa 222-M-CD4049 sa dodatnim invertorima

### C. Upotreba komparatora sa otvorenim kolektorom/drejnou i invertora-bafera

Serijskom vezom 2 invertora, npr. CD4049 dobijaju se baferi koji, spojeni u seriju sa komparatorima sa otvorenim kolektorom/drejnou čine modifikaciju 222-M-CD4049, koja osim popravljavanja kvaliteta izlaznih napona obezbeđuje i njihove komplementarne vrijednosti. Na Sl. 10 je prikazana šema 222-M-CD4049.

### IV. ZAKLJUČAK

Ideja za realizaciju čipa 222 je prevazilaženje ograničenja tajmera 555 da istovremeno generiše impulse konstantne frekvencije i PWM.

Čip 222 je prikazan u brojnim praktičnim primjenama [6], ali ima ozbiljne nedostatke koji su posljedica upotrebe komparatora sa izlazom tipa otvoreni kolektor/drejn. Osnovni nedostaci su nesimetrični pragovi okidanja, nemogućnost sklopa da na izlazu obezbijedi pun opseg vrijednosti napona napajanja, kao i eksponencijalni karakter izlaza  $OUT_{222}$ .

U ovom radu su ponuđene različite varijante rješenja uočenih problema, prvenstveno koristeći komparatore sa digitalnim, push-pull, izlazom, kao i dodavanje digitalnih bafera-invertora na već postojeće izlaze ili upotreba Šmitovih trigera. Pomoću simulacija u programskom paketu LTSpice se uviđa da su glavni problemi originalnog sklopa prevaziđeni u verzijama čipa 222-M.

U daljem radu, planirana je praktična realizacija i ispitivanje predloženih varijanti čipa 222-M u konkretnim primjenama.

### ZAHVALNICA

Autor se zahvaljuje mentoru prof. dr Milomiru Šoji na izdvojenom vremenu, sugestijama i pomoći prilikom izrade rada. Rad je nastao u okviru predmeta Projekat 1 na ETF Istočno Sarajevo.

### LITERATURA

- [1] M. C. Sharma, "555 Timer and Its Applications". Delhi, India: Business Promotion Bureau, 1977.
- [2] G. Sampaio, D. de Souza da Silva, W. Cantarino and E. Teixeira, "Fifty Years of the 555 Timer – A Tribute from a Didactic IC Design Perspective," u *Proceedings of the 2023 SBMicro Symposium*, Juiz de Fora, Brazil, 2023, str. 45–50.
- [3] N. Nandanavanam, "An Imprint of IC 555 Timer in the Contemporary World," *International Journal of Engineering and Advanced Technology (IJEAT)*, vol. 4, no. 6, pp. 1, Aug. 2015. [Online]. Available: [www.ijeat.org](http://www.ijeat.org).
- [4] B. D. Moore, "Analog Latch, One-Shot Circuits Operate with Close to Zero Power," Alert Solutions Co., [Online]. Available: <https://www.techonline.com/tech-papers/analog-latch-one-shot-circuits-operate-with-close-to-zero-power/>
- [5] N. Scandy and K. Jones, "Considering TI Smart DACs As an Alternative to 555 Timers," Texas Instruments, [Online]. Available: <https://www.ti.com/lit/pdf/slrae33>.
- [6] M. A. Shustov, "Chip 222 - alternative 555. PWM generator with independent frequency control," *International Journal of Circuits and Electronics*, vol. 6, pp. 23-31, 2021.
- [7] Analog Devices Inc., "LTSpice: High performance SPICE simulator." [Online]. Available: <https://www.analog.com/ltspace>

### ABSTRACT

The 555 timer served as the inspiration for the chip 222, which offers certain advantages in specific applications, such as simultaneously generating constant frequency pulses and PWM. Detailed analysis of the 222 chip's functioning showed certain significant flaws that could disqualify it from most practical applications. Specific modifications (222-M) have been proposed that eliminate the observed shortcomings, which is proven by the presented results of simulations done in LTSpice software package.

### PERFORMANCE ANALYSIS AND APPLICATIONS OF THE CHIP 222 AND ITS 222-M MODIFICATIONS

Svetlana Parlić