

Jednofazni inverter povezan na mrežu

Studentski rad

Rade Pelemiš

Student drugog ciklusa studija
Elektrotehnički fakultet, Univerzitet u Istočnom Sarajevu
Istočno Sarajevo, Bosna i Hercegovina
rade.pelemis.m153@student.etf.ues.rs.ba

Sažetak—Inverter je DC/AC pretvarač energetske elektronike koji se primjenjuje u obnovljivim izvorima energije i sistemima besprekidnog napajanja. Za dobijanje AC (sinusne) struje, neophodno je u upravljanju inverterom primijeniti: neki tip širinsko-impulsne modulacije (ŠIM), adekvatan filter, fazno zaključanu petlju (PLL) i regulator da bi se postigao odgovarajući kvalitet izlaza po procentu sadržaja harmonika i totalnoj harmonijskoj distorziji (THD). U ovom radu su, prema navedenim kriterijumima, urađene simulacije u MATLAB/Simulink-u. Simulacije su pokazale zadovoljavajuće rezultate.

Ključne riječi—Jednofazni inverter; obnovljivi izvori energije; PLL; strujno upravljanje; THD;

I. UVOD

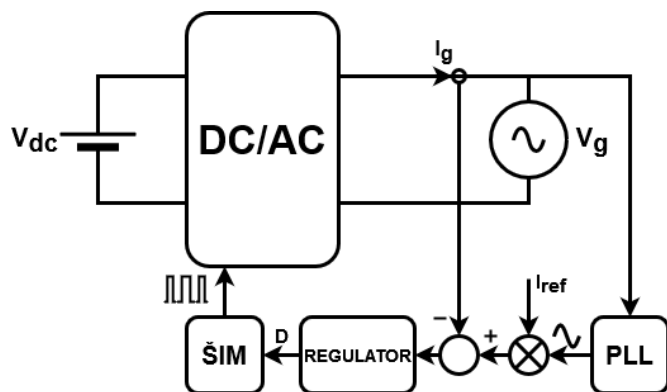
Povećana potreba za električnom energijom, kao i negativan uticaj koji fosilna goriva imaju na okolinu, dovode do toga da su obnovljivi izvori energije postali sve zastupljeniji u procesu proizvodnje iste. Inverter pretvara jednosmjerni u naizmjenični napon i kao takav predstavlja ključni element pri povezivanju obnovljivih izvora energije i distributivne mreže. [1][2]

Kada se jednosmjerni napon pretvara u naizmjenični sinusni napon, dolazi do pojave harmonika tj. cjelobrojnih umnožaka osnovne frekvencije. Veličina kojom se opisuje sadržaj viših harmonika napona se naziva totalna harmonijska distorzija (eng. *Total Harmonic Distorsion* – THD) i veoma je bitan parametar energetskog sistema. THD utiče i na ostale parametre energetskog sistema, kao što su faktor snage (eng. *Power Factor* – PF), vršna struja i efikasnost. Što je manja THD, to su PF i efikasnost energetskog sistema veći. Smanjenje sadržaja harmonika je veoma važno jer viši harmonici negativno utiču na mrežu ukoliko je ona na izlazu invertora. Upravo zbog toga, da bi se inverter spojio na mrežu, moraju biti zadovoljeni određeni standardi, kao što su: IEC61727, EN/BAS61000-3-2, IEEE1547 i NEC690, iz kojih se izdvaja da sadržaj neparnih harmonika od 3. do 9. struje koja se predaje u mrežu bude manji od 4%, od 11. do 15. manji od 2%, od 17. do 21. manji od 1,5% i od 23. do 33. bude manji od 1,6%, a maksimalni dozvoljen THD izlazne struje invertora je 5%. [1][3]

U daljem nastavku rada biće predstavljena sinusna ŠIM, proračun elemenata LCL filtra, PLL i PR regulator, koji je korišćen za strujno upravljanje inverterom i biće pokazani rezultati simulacije rađene u MATLAB/Simulinku.

II. OPIS SISTEMA

Na Sl.1 je prikazana strukturna blok šema invertora spojenog na mrežu.



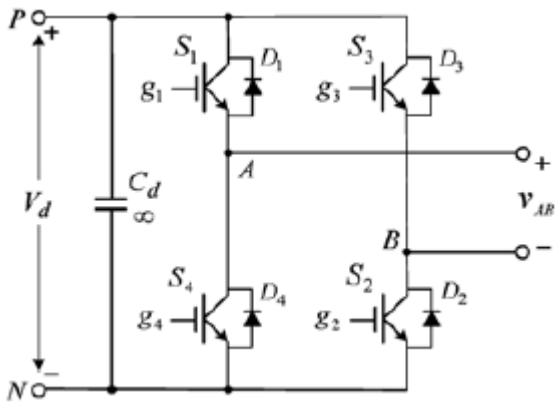
Slika 1. Strukturna blok šema invertora spojenog na mrežu

Proces upravljanja počinje mjerenjem napona mreže. Mjereni napon se dovodi na ulaz PLL bloka, na čijem izlazu se dobija sinusni signal jedinične amplitude koji je u fazi sa naponom mreže. Izlaz PLL-a se množi sa referentnom vrijednošću struje i zatim se poredi sa stvarnom vrijednošću struje mreže. Greška struje se dovodi u regulator. Izlaz regulatora se vodi na blok ŠIM-a, čiji izlaz upravlja uključanjem i isključenjem snažnih prekidača invertora. Cilj je da se na izlazu invertora dobije sinusna struja koja je u fazi sa napon mreže i da bude iste frekvencije.

A. Sinusna širinsko-impulsna modulacija (SPWM)

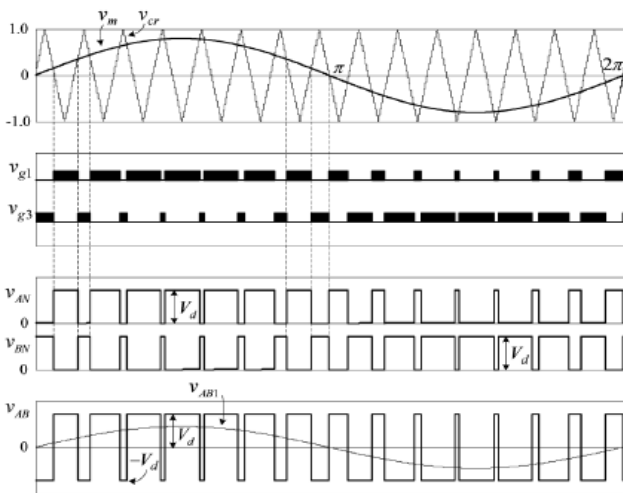
SPWM se zasniva na poređenju sinusnog modulišućeg signala osnovne frekvencije i trougaonog nosećeg signala prekidačke frekvencije (mnogo veća od osnovne). Tačke presjecanja ova dva signala određuju trenutke uključjenja/isključenja snažnih prekidača u granama invertora. Izlazni napon i frekvencija zavise od amplitude i frekvencije modulišućeg signala. Postoje bipolarna i unipolarna sinusna ŠIM.[3]

Na Sl.2 je prikazana električna šema 1-f invertora sa IGBT prekidačima.



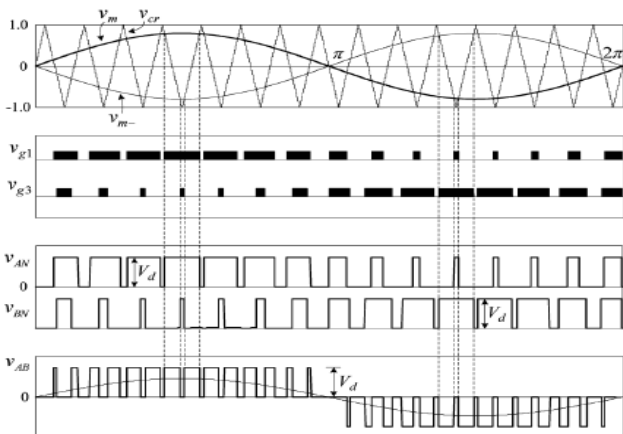
Slika 2. Električna šema 1-f invertora sa IGBT prekidačima[4]

Na Sl.3 su prikazani talasni oblici 1-f invertora dobijeni bipolarnom sinusnom ŠIM.



Slika 3. Talasni oblici 1-f invertora dobijeni bipolarnom sinusnom ŠIM[4]

Na Sl.4 su prikazani talasni oblici 1-f invertora dobijeni unipolarnom sinusnom ŠIM.



Slika 4. Talasni oblici 1-f invertora dobijeni unipolarnom sinusnom ŠIM[4]

Sa Sl.3 i Sl.4 se može primjetiti da kod bipolarne modulacije, gornji i donji prekidač u grani invertora prekidaju (se uključuju/isključuju) istovremeno, dok kod unipolarne to nije slučaj. Zbog ove osobine, inverter upravljani unipolarnom sinusnom ŠIM je efikasniji i ima manji THD, pa je stoga unipolarna modulacija odabrana za simulaciju.[4]

B. Odabir i proračun filtera

Uticaj različitih tipova modulacije se može primjetiti i u projektovanju LCL filtera. LCL filter se sastoji od invertorskog induktiviteta, filterskog kondenzatora i induktiviteta prema mreži. Uticaj modulacije se ogleda u riplu struje invertora.[3]

Jednačina za računanje minimalne vrijednosti invertorske zavojnice, invertora upravljani unipolarnom modulacijom je:

$$L_{i,min} = \frac{V_{DC}}{8 * f_{SW} * \Delta I_{i,max}} \quad (1)$$

gdje su: V_{DC} - ulazni DC napon invertora, f_{SW} - frekvencija rada invertora i $\Delta I_{i,max}$ - maksimalni ripl struje kroz zavojnicu.[5][6]

Filterski kondenzator se projektuje po kriterijumu maksimalne varijacije faktora snage na izlazu invertora. Jednačina za računanje filterskog kondenzatora je:

$$C = \lambda_C * \frac{P_O}{\omega_O * V_g^2} \quad (2)$$

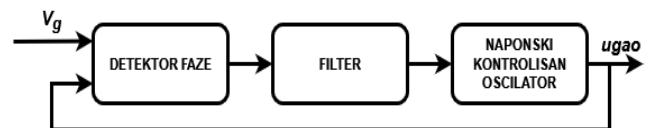
gdje su: λ_C - udio reaktivne snage koju kondenzator unosi u aktivnu snagu (obično je reda 5%), P_O - deklarirana aktivna snaga, ω_O - kružna učestanost mreže i V_g - efektivni napon mreže.[6]

Induktivitet prema mreži se bira tako da se postigne što bolji faktor atenuacije. Eksperimentalno je pokazano u [7] da je najbolji odnos invertorske i zavojnice prema mreži:

$$L_g = \frac{L_{inv}}{3} \quad (3)$$

C. Fazno zaključana petlja

Na Sl.5 se nalazi uopštena blok struktura fazno zaključane petlje (eng. Phase Locked Loop – PLL).



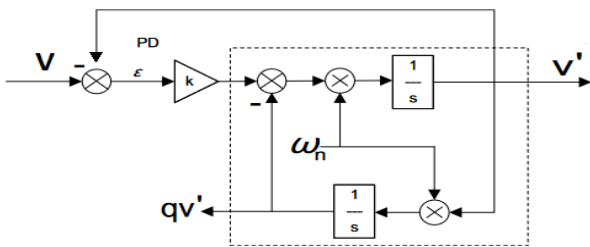
Slika 5. Uopštena blok struktura PLL-a

Blokovi koji sačinjavaju PLL su:

- Detektor faze – Uloga ovog bloka je da poredi ulazni sinusni signal i signal sa izlaza naponski kontrolisanog oscilatora, da bi se dobio signal greške ugla.

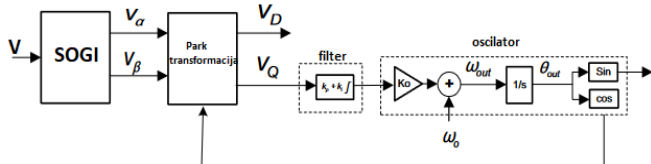
- Filter – Uloga ovog bloka je da filtrira sve signale više frekvencije od frekvencije željenog signala, a posebno je važna dvostruka frekvencija mjerene signala. Pored ovoga, filterski blok, koji je obično realizovan kao proporcionalno-integralni (PI) regulator treba da reguliše odziv PLL-a na promjene koje se mogu pojaviti kao npr. promjene amplitude ili frekvencije ulaznog signala.
- Na ponski kontrolisan oscilator – Ovaj blok na svom izlazu daje ugao koji je proporcionalan ulaznom signalu.[8]

Na osnovu [9][10][11], detektor faze je realizovan kao SOGI (eng. Second Order Generalized Integrator) i prikazan je na Sl.6



Slika 6. SOGI-PLL[8]

Ovaj blok je pogodan za digitalnu realizaciju. Izlaz ovog bloka su alfa i beta komponente ulaznog napona. Primjenom Park transformacije, alfa-beta signal se transformiše u dq referentni sistem. q komponenta signala predstavlja grešku koja treba da se svede na nulu. Potpuna struktura PLL-a korišćenog u ovom radu je data na Sl.7 [8]



Slika 7. Potpuna struktura PLL-a[8]

D. Odabir regulatora

Regulator izlazne struje invertora veoma utiče na kvalitet struje koja se injektuje u mrežu i stoga je veoma važno da regulator daje kvalitetan sinusni izlaz sa minimalnim izobličenjima da bi se izbjeglo stvaranje viših harmonika.[12][13][14][15]

Danas se u industriji najčešće koriste PI regulatori zbog svoje jednostavnosti primjene, robusnosti i dobrih performansi. Međutim, za primjenu na invertoru, prosti linearni PI regulatori imaju i svoje mane, od kojih je najveća prisustvo greške u stacionarnom stanju. U literaturi postoje i mnoge modifikacije PI regulatora, kao što je dodavanje “feed-forward” mrežnog napona, koje mogu poboljšati frekventni opseg, ali često dovode regulator na granice stabilnosti. Još jedna mana, vezana za modifikovane PI regulatore je mogućnost pojave distorzije izlazne struje pod uticajem viših harmonika, uvedenih u sistem “feed-forward” metodom. Ove distorzije mogu veoma lako da

dovedu LCL filter u rezonantno stanje. Da bi se izbjegli navedeni problemi, koriste se proporcionalno-rezonantni (PR) regulatori koji mogu raditi sa sinusnim referentnim signalom. Osnovna osobina PR regulatora je ta da ima teoretski beskonačno pojačanje na odabranoj rezonantnoj frekvenciji i eliminiše grešku u stacionarnom stanju na toj frekvenciji. Mogućnost podešenja željene rezonantne frekvencije dovodi do toga da je moguće primjeniti više PR regulatora da bi se eliminisale greške u stacionarnom stanju za različite frekvencije, prije svega na višim neparnim harmonicima osnovne frekvencije. Upravo zbog ovih osobina, PR regulator je odabran za strujno upravljanje u ovom radu.[16][17]

Jednačina koja opisuje idealni PR regulator je:

$$C_{PR}(s) = k_p + k_R * \frac{s}{s^2 + \omega_0^2} \quad (4)$$

gdje su: k_p - proporcionalno pojačanje, k_R - rezonantno pojačanje i ω_0 - rezonantna učestanost regulatora. Uobičajeno je to učestanost mreže.

Međutim, osobinu beskonačnog pojačanja je nemoguće napraviti u stvarnosti, pa se stoga koristi aproksimativni tj. neidealni oblik PR regulatora koji ima dovoljno veliko pojačanje na rezonantnoj frekvenciji, a moguće ga je realizovati. Jednačina neidealnog PR regulatora je:

$$C_{PR}(s) = k_p + k_R * \frac{2\omega_c s}{s^2 + 2\omega_c s + \omega_0^2} \quad (5)$$

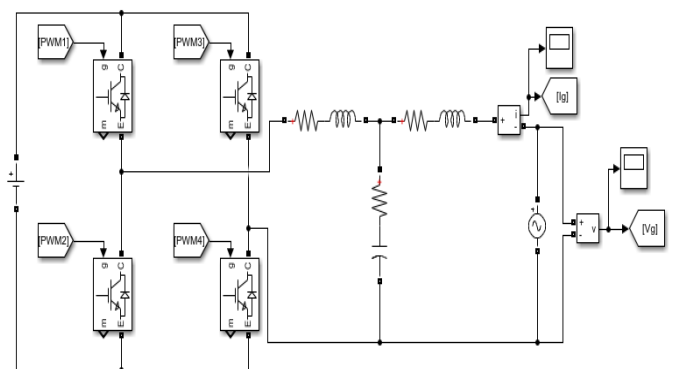
gdje je ω_c - opseg oko rezonantne učestanosti ω_0 .

Da bi se smanjio uticaj viših harmonika, paralelno osnovnom PR regulatoru se dodaju i regulatori čije se rezonantne učestanosti upravo viši harmonici osnovne. Opšti oblik rezonantnog regulatora viših harmonika je:

$$C_H(s) = \sum_{h=3,5,7...} k_h * \frac{2\omega_c s}{s^2 + 2\omega_c s + (h\omega_0)^2} \quad (6)$$

III. REZULTATI SIMULACIJE

Na Sl.8 je prikazana šema simulacije 1-f invertora povezanog na distributivnu mrežu.

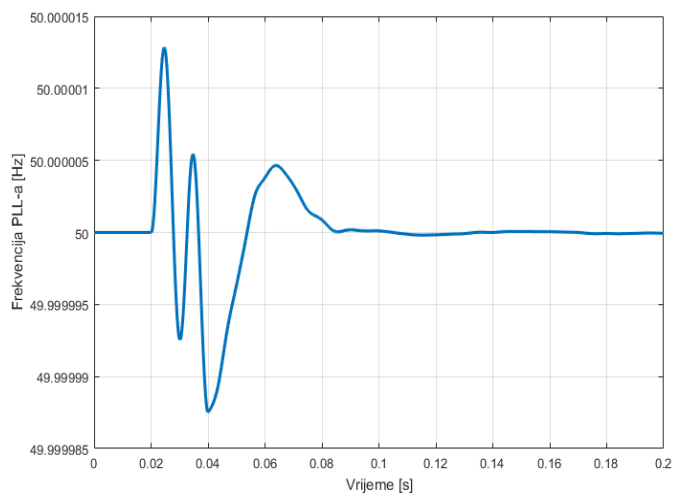


Slika 8. Šema simulacije 1-f invertora povezanog na distributivnu mrežu

U tabeli I. se nalaze parametri simulacije.

TABELA I. PARAMETRI SIMULACIJE

Parametri	Opis	Vrijednosti
V_{DC}	Ulazni napon	400 Vdc
L_i	Invertorska zavojnica	400 μ H
C	Filterski kondenzator	5,6 μ H
L_g	Zavojnica prema mreži	135 μ H
f_{sw}	Prekidačka frekvencija	50 kHz
f_g	Frekvencija mreže	50 Hz
P	Snaga	3000 W



Slika 10. Izlazna frekvencija PLL-a

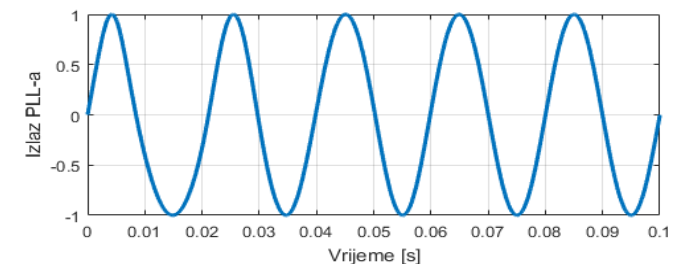
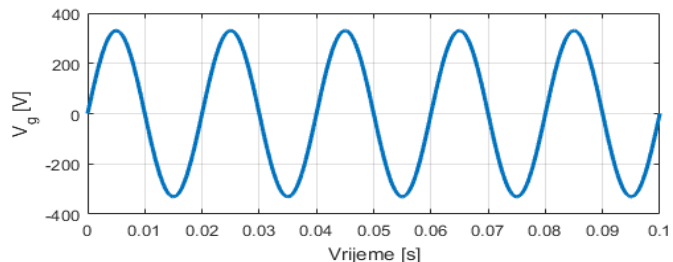
U tabeli II. su prikazani procenti viših harmonika i THD mrežnog napona za koje su rađene simulacije. Procent harmonika mrežnog napona u simulaciji je podešen na osnovu mjerenja napona i viših harmonika u utičnici.

TABELA II. SADRŽAJ HARMONIKA MREŽNOG NAPONA

$V_{RMS}[V]$	Harmonici[%]								
	1.	3.	5.	7.	9.	11.	13.	15.	THD
234,1	100	0,21	1,58	1,11	0,38	0,68	0,3	0,09	2,12

Sa Sl.10 se jasno vidi da PLL uspješno reguliše zadanu frekvenciju od 50 Hz.

Na Sl.11 su prikazani napon mreže i referentni signal iz PLL-a.

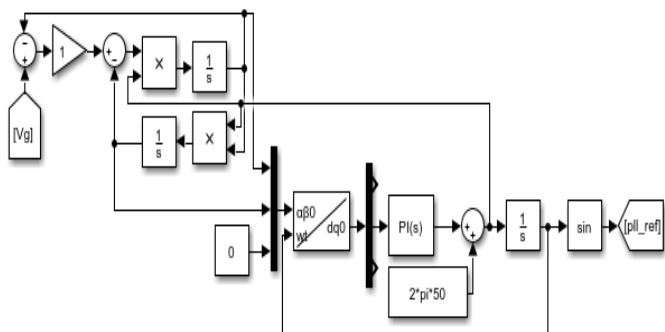


Slika 11. Napon mreže i referentni signal iz PLL-a

Sa Sl.11 se jasno vidi da izlazni signal PLL-a veoma brzo postiže frekvenciju i fazu napona mreže.

A. Rezultati simulacije PLL-a

Na Sl.9 je prikazana realizacija PLL-a u MATLAB/Simulinku.

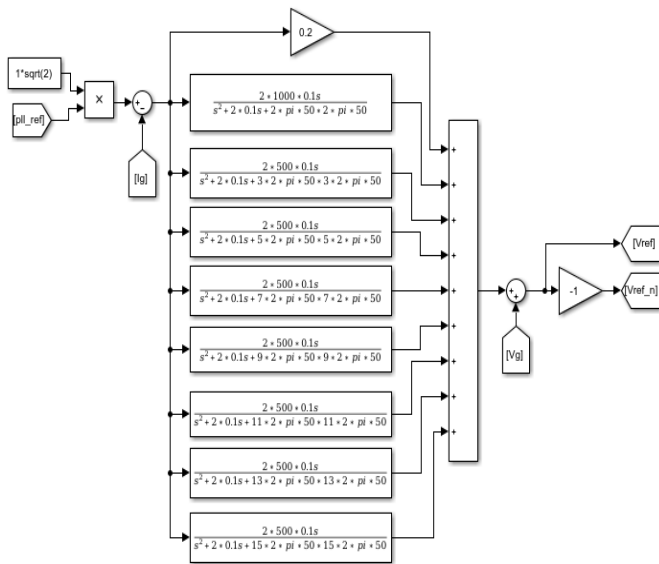


Slika 9. Šema realizacije PLL-a

Na Sl.10 je prikazana izlazna frekvencija PLL-a.

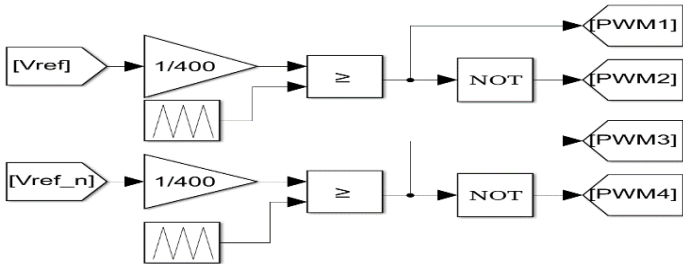
B. Rezultati simulacije PR regulatora

Na Sl.12 je prikazana realizacija PR regulatora do 15. harmonika.



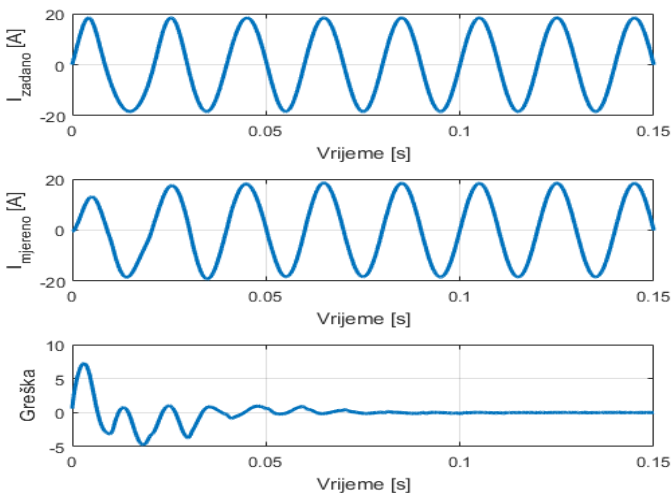
Slika 12. Realizacija PR regulatora

Na Sl.13 je prikazana realizacija unipolarne sinusne ŠIM.



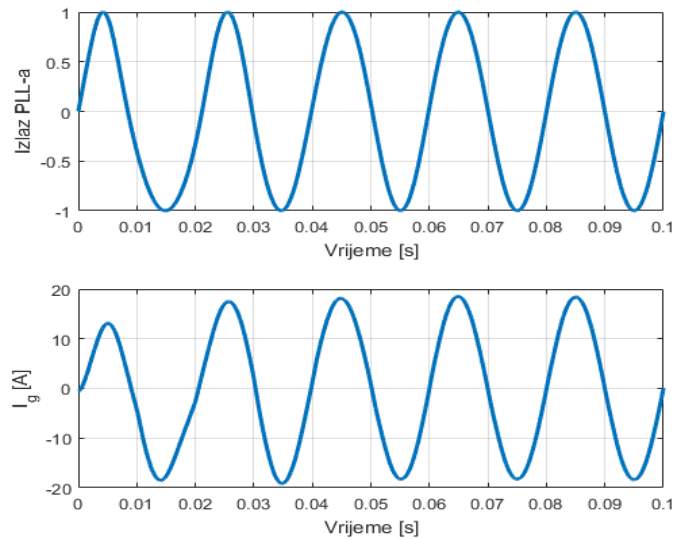
Slika 13. Realizacija unipolarne sinusne ŠIM

Na Sl.14 su prikazani signali zadane struje, mjerene struje i greške PR regulatora.



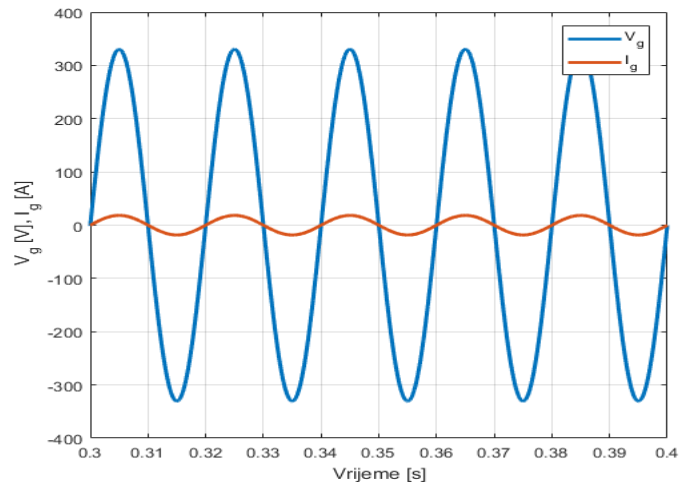
Slika 14. Zadana struja, mjerena struja i greška PR regulatora

Na Sl.15 su prikazani izlazni signal iz PLL-a i struja mreže.



Slika 15. Izlazni signal iz PLL-a i struja mreže

Na Sl.16 su prikazani talasni oblici napon i struje mreže.



Slika 16. Talasni oblici napon i struje mreže

Sa Sl.14, Sl.15 i Sl.16 se može vidjeti da PR regulator uspješno reguliše izlaznu struju invertora. Struja je u fazi i iste frekvencije kao i mrežni napon.

C. Rezultati uticaja parametara na THD izlazne struje

THD predstavlja mjeru odstupanja izlaznog napona ili struje od idealnog sinusoidalnog. Formula za THD je:

$$THD = \frac{(A_{RMS} - A_1)^2}{A_1} \quad (7)$$

gdje je A_1 - efektivna vrijednost osnovne komponente signala, a A_{RMS} - ukupna efektivna vrijednost čitavog signala. Računanje THD-a je urađeno pomoću FFT (eng. *Fast Fourier Transformation*) alata u MATLAB/Simulink-u.[3]

U tabeli III. su prikazani procenti viših harmonika izlazne struje invertora, kao i THD za različite zadane struje.

TABELA III. PROCENAT HARMONIKA I THD IZLAZNE STRUJE

I _{RMS} [A]	Harmonici[%]								
	1.	3.	5.	7.	9.	11.	13.	15.	THD
1	100	0,20	0,25	0,12	0,10	0,09	0,14	0,09	11,97
2	100	0,06	0,14	0,08	0,08	0,06	0,12	0,06	11,04
3	100	0,16	0,08	0,14	0,07	0,08	0,06	0,06	8,45
4	100	0,08	0,04	0,05	0,04	0,04	0,05	0,03	4,31
5	100	0,12	0,01	0,04	0,03	0,05	0,07	0,05	4,08
6	100	0,02	0,05	0,06	0,03	0,02	0,01	0,04	4,05
7	100	0,05	0,04	0,02	0,02	0,05	0,01	0,04	3,5
8	100	0,08	0,08	0,04	0,00	0,02	0,01	0,02	3,0
9	100	0,06	0,06	0,03	0,04	0,03	0,02	0,01	2,89
10	100	0,03	0,07	0,02	0,02	0,01	0,01	0,02	1,76
11	100	0,05	0,03	0,05	0,02	0,01	0,03	0,03	1,6
12	100	0,03	0,03	0,05	0,01	0,01	0,03	0,01	1,54
13	100	0,03	0,07	0,03	0,01	0,01	0,01	0,00	1,28

Kao što se iz tabele III. može vidjeti, procenat viših harmonika je u granicama koje propisuju ranije navedeni standardi, a THD je u granicama na velikom opsegu izlazne struje invertora.

IV. ZAKLJUČAK

U ovom radu je predstavljen 1-f inverter povezan na elektro-energetsku mrežu. Predstavljena je sinusna ŠIM, dat je proračun elemenata LCL filtra, predstavljeni su SOGI PLL i PR regulacija. Urađene su simulacije u MATLAB/Simulink-u i dati su rezultati simulacija. Rezultati simulacija su pokazali da su, na širokom opsegu izlazne struje invertora, ispunjeni kriterijumi po pitanju THD-a. Budući rad bi mogla biti primjena gore navedenih metoda za upravljanje bidirekcionim/četverokvadrantnim pretvaračem.

ZAHVALNICA

Autor se zahvaljuje doc. dr Srđanu Laletu na mentorstvu i korisnim savjetima u izradi ovog rada.

LITERATURA

- [1] Jiao Jiao, „Current Control for a Single-Phase Grid-Connected Inverter Considering Grid Impedance“, Doktorska disertacija, Univerzitet Auburn, Alabama, SAD, 2017.
- [2] Tao Ye, Ning Yi Dai, Chi-Seng Lam, Man-Chung Wong, Josep M. Guerrero, „Analysis, Design and Implementation of a Quasi-Proportional-Resonant Controller for a Multi-Functional Capacitive-Coupling Grid-Connected Inverter“, IEEE Transactions on Industry Applications, 2016.

- [3] Rade Pelemiš, „Poređenje upravljanja 3-f inverterom pomoću sinusne i prostorno-vektorske širinsko-impulsne modulacije“, Studentski rad, Infoteh Jahorina, 2023.
- [4] Gandham Krishna Kanth, T Lova Lakshmi, M Gopichand Naik, „Modelling of PR Controller For A Grid Connected Single Phase Inverter“, International Journal of Engineering Development and Research, 2017.
- [5] T. Saha, A. Mitra, and B. Halder, „Design of LCL Filter for SPWM Inverter Based on Switching Frequency and THD Criterion“, Electronic Systems and Intelligent Computing, 2020.
- [6] X. Ruan, „Control Techniques for LCL-Type Grid-Connected Inverters“, CPSS Power Electronics Series, 2018.
- [7] Yong-Jung Kim, Hyosung Kim, „Optimal design of LCL filter in grid-connected inverters“, IET Power Electronics, 2019.
- [8] Manish Bhardwaj, „Software Phase Locked Loop Design Using C2000™ Microcontrollers for Single Phase Grid Connected Inverter“, Texas Instruments Application Report, 2017.
- [9] Jinming Xu, Hao Qian, Yuan Hu, Shenyiyang Bian, Shaojun Xie, „Overview of SOGI-Based Single-Phase Phase-Locked Loops for Grid Synchronization under Complex Grid Conditions“, IEEE Access, 2021.
- [10] Xiao-Qiang Guo, Wei-Yang Wu, He-Rong Gu, „Phase locked loop and synchronization methods for grid-interfaced converters: a review“, Przeglad Elektrotechniczny, 2011.
- [11] Kruti A. Soni, Nilesh K. Jaiswal, Mahedihusain. A. Lokhandwala, „Phase Locked Loop for Single Phase Grid Synchronization“, Proceedings of the 2nd International Conference on Trends in Electronics and Informatics, 2018.
- [12] D. Zammit, C. Spiteri Staines, M. Apap, „Comparison between PI and PR Current Controllers in Grid Connected PV Inverters“, International Journal of Electrical, Computer, Energetic, Electronic and Communication Engineering, 2014.
- [13] Marek NOWAK, Stanisław PIRÓG, „Simulation studies of the Proportional Resonant controller“, Przeglad Elektrotechniczny, 2018.
- [14] Trung-Kien Vu, Se-Jin Seong, „Comparison of PI and PR Controller Based Current Control Schemes for Single-Phase Grid-Connected PV Inverter“, Journal of the Korea Academia-Industrial cooperation Society, 2010.
- [15] P. Cossoli, M. Cáceres, L. Vera, A. Firman, A. Busso, „Proportional-Resonant Controller And LCL Filter Design For Single-Phase Grid-Connected PV Micro-Inverters“, IEEE PES Transmission & Distribution Conference and Exhibition, 2018.
- [16] Gandham Krishna Kanth, T Lova Lakshmi, M Gopichand Naik, „Modelling of PR Controller For A Grid Connected Single Phase Inverter“, International Journal of Engineering Development and Research, 2017.
- [17] R. Teodorescu, F. Blaabjerg, M. Liserre, P.C. Loh, „Proportional-resonant controllers and filters for grid-connected voltage-source converters“, IEE Proceedings, 2006.

ABSTRACT

An inverter is a DC/AC power electronics converter that is used in renewable energy sources and uninterruptible power supply systems. To obtain AC (sine wave) current, it is necessary to apply: some type of pulse-width modulation (PWM), an adequate filter, a phase-locked loop (PLL) and a controller in order to achieve the appropriate quality of the output in terms of percentage of harmonic content and total harmonic distortion (THD). In this paper, according to the mentioned criteria, simulations were performed in MATLAB/Simulink. The simulations showed satisfactory results.

SINGLE-PHASE GRID-TIED INVERTER

Rade Pelemiš