

# Realizacija digitalnog regulatora prekidačkog konvertora

Milan Baltić, Aleksandar Rakić, Milan Ponjavić

Elektrotehnički fakultet  
Beograd, Srbija

[baltic.milan@gmail.com](mailto:baltic.milan@gmail.com), [rakic@etf.rs](mailto:rakic@etf.rs), [milan@el.etf.rs](mailto:milan@el.etf.rs)

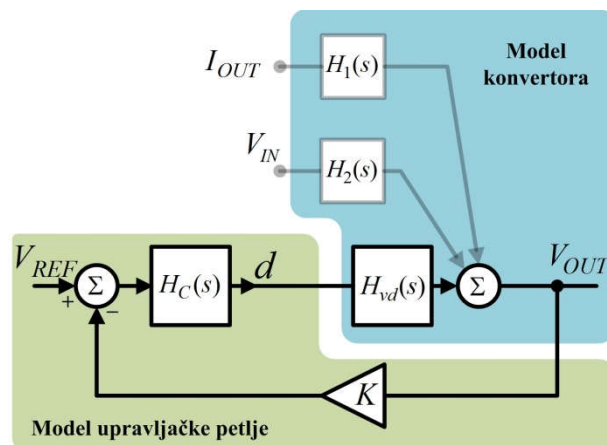
**Sažetak**—U radu je predstavljena jedna realizacija regulatora prekidačkog pretvarača (konvertora) koji radi u kontinualnom režimu (CCM, Continuous Conduction Mode). Izbor parametara i podešavanje regulatora po izlaznom naponu (VMC, Voltage Mode Control) je izvršeno u frekventijskom domenu a sam regulator je realizovan primenom digitalnog signalnog kontrolera dspic33.

**Ključne reči**—energetska elektronika; upravljanje; digitalni signalni kontroler; (key words)

## I. UVOD

Analogna integrisana kola za upravljanje energetskim pretvaračima su i dalje u velikom udelu prisutna na tržištu [1]-[4]. Ukoliko se zahtevaju visoke performanse energetskog pretvarača, bolji rezultati u određenim opsezima snaga se postižu korišćenjem analognih upravljačkih kola sa ugrađenim prekidačkim elementima[5]. Sa druge strane, rekonfigurabilnost digitalnih mikroracunara[6] i stalno povećanje brzine rada mikroprocesorskih sistema uzroci su sve većeg prisustva digitalnih kontrolera u oblasti energetske elektronike. Zahtevi za praćenjem potrošnje uređaja u realnom vremenu uzrokovali su integraciju komunikacionih IP jezgara u integrisana kola koja neminovno teže kao digitalnoj logici. Implementacija komplikovanih upravljačkih algoritama sa mogućnostima samotestiranja je jednostavnija i često jedino moguća na digitalnoj platformi.

U radu je prikazana metodologija izbora parametara regulatora za prekidački boost konvertor (pretvarač) u kontinualnom režimu (CCM, Continuous Conduction Mode). Prilikom određivanja funkcija prenosa, iskorišćeni su rezultati iz literature[7]. Problem je prvo predstavljen u kontinualnom domenu gde su parametri objekta upravljanja ali i struktura upravljačke petlje prikazani kao blokovi u kompleksnom s domenu (Sl.1.). U drugom delu rada prikazane su celine digitalnog sistema za regulaciju, kao i softverski deo rešenja. Posmatrani boost konvertor ( $V_{in}=12V$ ,  $V_{out}=24V$ ) je nominalno opterećen aktivnim otporom od  $20\Omega$  ali je potrebno ispitati rad konvertora u režimima velikog opterećenja (do  $9\Omega$ ) kada je vrednost ulaznog napona na donjoj granici (oko  $10V$ ). Nakon određivanja dinamičkih parametara konvertora, izabrane su odgovarajuće vrednosti parametara regulatora za nominalnu radnu tačku. Obzirom da je u krajnjoj implementaciji korišćen digitalni regulator, iskorišćena je Tustinova transformacija pri prelasku u diskretni z domen.



Slika 1. Pozicije modela konvertora i modela regulatora u s domenu.

Odabrani digitalni signalni kontroler[8] za ovaj pretvarač je dspic33fj16GS502 [9] u dip kućištu zbog svoje orijentacije ka tržištu energetskih pretvarača, ali i lakom podešavanju periferijskih jedinica i obimnoj dokumentaciji [10][11].

Vrednosti parametara korišćenog konvertora (Sl.2.) su:

$$L = 240\mu H, C = 990\mu F, F_s = 50kHz \quad (1)$$

$$V_{IN} = 12V, V_{OUT} = 24V \quad (2)$$

Za ulazni napon od  $12V$  i vrednost opterećenja od  $20\Omega$  vrednost faktora ispune je približno jednaka:

$$D \cong 0,55 \quad (3)$$

Dok su paraziti efekti:

$$R_C \cong 0,38\Omega, R_L \cong 0,06\Omega, R_D \cong 0,06\Omega \quad (4)$$

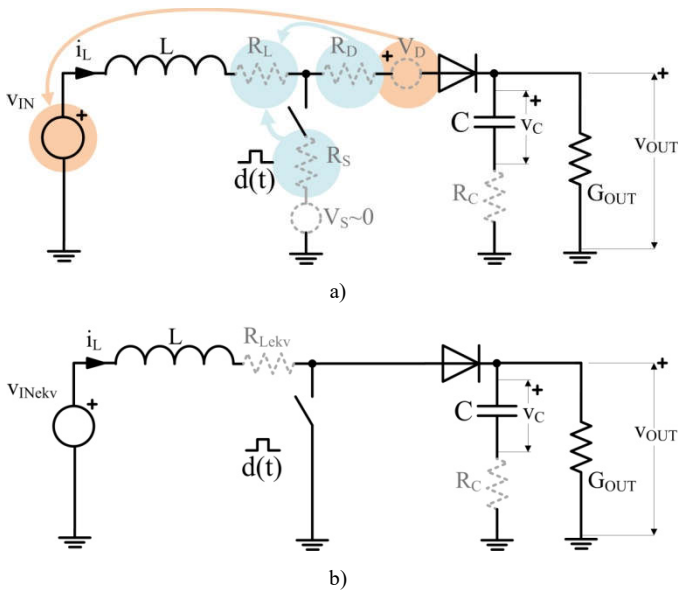
$$V_S \cong 0V, V_D \cong 0,6V, R_S \cong 0,2\Omega \quad (5)$$

Radi lakše manipulacije jednačinama, iskorišćeno je prebacivanje parazitivnih otpornosti prekidača i diode na ulaznu stranu:

$$R_{Lekv} = R_L + D \cdot R_S + (1 - D) \cdot R_D \cong 0,197\Omega \quad (6)$$

$$V_{INekv} = V_{IN} - (1 - D) \cdot V_D \cong 11,73V \quad (7)$$

čime je uvaženo doprinos parazitivnih efekata na prelazne pojave.



Slika 2. Parazitni efekti konvertora a) pre i b) posle transformacije.

Pri određivanju vrednosti jednačina u nastavku, za svaku novu vrednost faktora ispunje potrebno je izračunati novu vrednost parazitivne otpornosti kalema i nove vrednosti ulaznog napona umanjenu za ekvivalent naponskog izvora na diodi i nove vrednosti koristiti u izrazima.

## II. STRUKTURA SISTEMA UPRAVLJANJA

Na Sl.1. je prikazan sistem upravljanja koji se u trenutku projektovanja posmatra iz kontinualnog domena. Od interesa je poznavati funkciju prenosa od upravljačkog ulaza (faktor ispunje) do izlaznog napona pretvarača i na osnovu zahtevanih karakteristika sistema u zatvorenoj sprezi (pretek faze i pretek pojačanja) odrediti funkciju prenosa kontinualnog regulatora a zatim je preslikati u digitalni domen. Vrednost pojačanja K iznosi 0.083 i predstavlja uticaj skaliranja izlaznog napona na opseg AD konvertora digitalnog signalnog kontrolera [0-3.3V]. U povratnoj sprezi se nalaze i antialiasing filtri za koje se smatra da su idealni i ne utiču značajno na povratnu spregu.

### A. Funkcije prenosa konvertora

Za izabrani način upravljanja konvertorom (*Voltage mode control*) postoji nekoliko pristupa određivanju funkcija prenosa [12]-[14]. Izabran je pristup modelovanju nelinearnog prekidačkog dela koji je detaljno opisan u [7]. Metodom usrednjavanja kola (*Circuit averaging*) a zatim linearizacijom u okolini mirne radne tačke dolazi se do funkcije prenosa koja opisuje uticaj male promene faktora ispunje na promenu izlaznog napona:

$$H_{vd}(s) = H_G \frac{(1 + \frac{s}{\omega_{zn}}) \cdot (1 - \frac{s}{\omega_{zp}})}{1 + \frac{s}{Q\omega_0} + \frac{s^2}{\omega_0^2}} \quad (8)$$

gde su pozicija nule u levoj, nule u desnoj poluravnini i par konjugovano kompleksnih polova:

$$\omega_{zn} = \frac{1}{C \cdot R_C} \quad (9)$$

$$\omega_{zp} = \frac{[R \cdot (1-D)^2 - R_{Lekv}]}{L} \quad (10)$$

$$\omega_0 = \sqrt{\frac{(1-D)^2 \cdot R + R_{Lekv}}{L \cdot C \cdot (R + R_C)}} \quad (11)$$

A pojačanje:

$$H_G = \frac{V_{OUT} R_C \omega_{zn} \omega_{zp}}{(1-D)(R + R_C) \omega_0^2} \quad (12)$$

Vrednost faktora Q je određena izrazom:

$$Q = \frac{\sqrt{LC(R + R_C) \cdot [(1-D)^2 \cdot R + R_{Lekv}]}}{L + C \cdot [R_{Lekv}(R + R_C) + (1-D)^2 \cdot R \cdot R_C]} \quad (13)$$

Početna izabrana mirna radna tačka je uslovljena nominalnim zahtevima (1)-(2), pa su i vrednosti učestanosti nula, dvostrukog pola i statičko pojačanje iz (9)-(13):

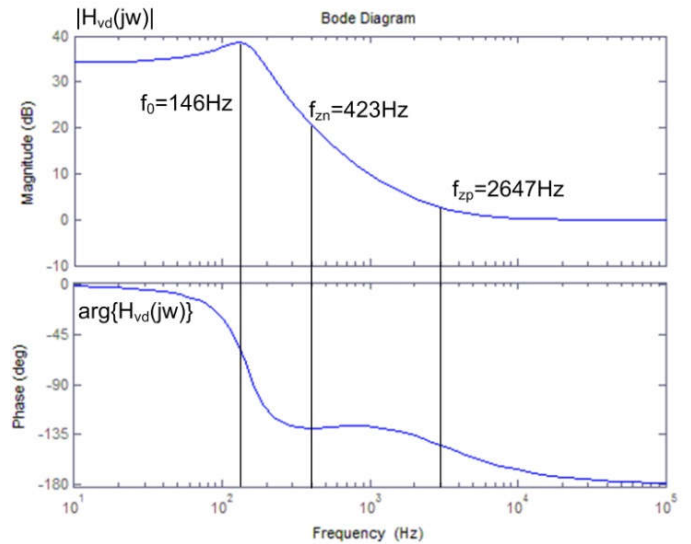
$$f_{zn} = 423 \text{ Hz} \quad (14)$$

$$f_{zp} = 2647 \text{ Hz} \quad (15)$$

$$f_0 = 146 \text{ Hz}, Q = 1,5 \quad (16)$$

$$H_G \approx 68 \quad (17)$$

Na osnovu parametara funkcije prenosa nacrtane su i Bodeove karakteristike sistema u otvorenoj sprezi za jednu mirnu radnu tačku (Sl. 3.). Vrednost nule u levoj poluravnini je nepromenljiva i zavisi samo od parametara kondenzatora. Za kvalitetnije kondenzatore sa manjom vrednošću ekvivalentne serijske otpornosti pozicija nule je na višim učestanostima.



Slika 3. Bodeove karakteristike funkcije prenosa od upravljačkog signala do izlaznog napona u otvorenoj sprezi za nominalni režim rada.

Uočava se da funkcija prenosa konvertora ima oblik filtra propusnika niskih učestanosti uz postojanje nule u desnoj poluravnini koja opisuje sisteme neminimalne faze [15]. Pozicija nule u desnoj poluravnini zavisi od faktora ispunje ali i od opterećenja konvertora.

Funkcije prenosa od poremećaja (struje opterećenja u opštem slučaju i ulaznog napona) do izlaznog napona:  $H_1(s)$  i  $H_2(s)$  nisu korišćene u radu obzirom da nije implementiran prenosni kompenzator po merljivom poremećaju.

## B. Izbor regulatora

Na osnovu Bodeovih karakteristika objekta upravljanja uočava se da je vrednost argumenta frekvencijske funkcije prenosa niska i da je potrebno regulatorom uneti povećanje argumenta na učestanostima bliskim rezonantnom vrhu. Na učestanostima bliskim nuli ne postoji nagib amplitudske karakteristike od -20db/dec pa je neophodno uvesti i pol relativno niske učestanosti. Kako bi zahtevi bili uobličeni u kauzalni regulator, potrebno je dodati barem još jedan pol.

Izabrani tip regulatora je opisan funkcijom prenosa:

$$H_C = K_{DC} \frac{\omega_{p0} \left(1 + \frac{s}{\omega_{zC1}}\right) \left(1 + \frac{s}{\omega_{zC2}}\right)}{s \left(1 + \frac{s}{\omega_{pC1}}\right) \left(1 + \frac{s}{\omega_{pC2}}\right)} \quad (18)$$

Obe nule regulatora su postavljene na vrednost rezonantnog pola konvertora:

$$f_{zC1} = f_{zC2} = f_0 = 146\text{Hz} \quad (19)$$

dok je drugi pol izabran tako da bude na poziciji nule koja potiče od ekvivalentne otpornosti kondenzatora (9):

$$f_{pC1} = f_{zn} = 423\text{Hz} \quad (20)$$

Treći pol je postavljen na učestanost jednaku polovini učestanosti odabiranja kako bi se uvelo dodatno slabljenje na području oko Nikvistove učestanosti:

$$f_{pC2} = 25\text{kHz} \quad (21)$$

Postavljanje pola na niskim učestanostima obezbeđuje nagib od -20db/dec i veoma malu grešku u stacionarnom stanju. Tačne vrednosti pojačanja pola u nuli i faktora pojačanja regulatora su određene zahtevom da pretek faze bude minimalno:

$$PM \geq 45^\circ \quad (22)$$

a pretek pojačanja:

$$GM \geq 10\text{dB} \quad (23)$$

Poslednji zahtevi uslovljavaju izbor učestanosti pola na niskim učestanostima od:

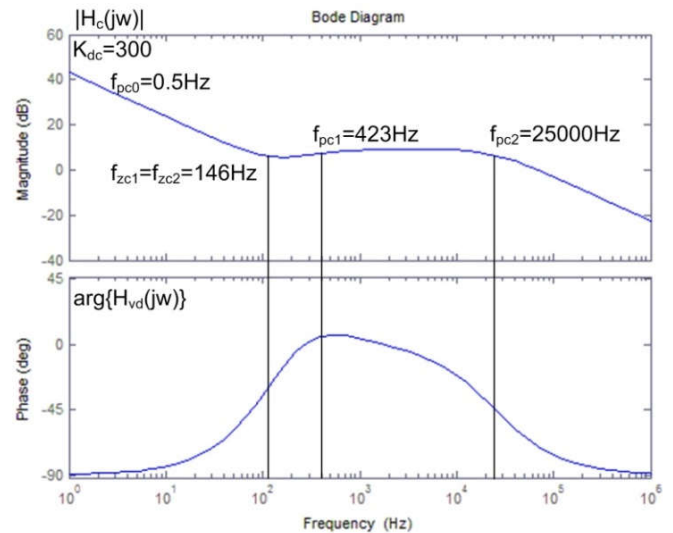
$$f_{pC0} = 0,5\text{Hz} \quad (24)$$

dok je vrednost pojačanja (imajući u vidu DPWM):

$$K_{DC} \approx 300 \quad (25)$$

Bodeove karakteristike izabranog regulatora su prikazane na Sl.4. Parametri regulatora su izabrani u skladu sa funkcijom prenosa u nominalnom režimu rada.

U literaturi se korišćeni regulator sreće i pod imenom type III regulator, i sličan je modifikovanom PID algoritmu, sa tom razlikom što je kod izabranog regulatora dodat još jedan pol na visokim učestanostima [16].



Slika 4. Bodeove karakteristike izabranog regulatora.

## C. Gubici u konvertoru i određivanje statičkog pojačanja konvertora - nelinearno zasićenje upravljačke promenljive

Parazitni efekti u realnim elementima imaju veliki uticaj na statičku karakteristiku koja opisuje zavisnost izlaznog i ulaznog napona i uključuje kondukcione i prekidačke gubitke. Odnos napona na izlazu i ulazu konvertora je određen parametrima:

$$M_V(D, f_s, R_L, R_C, R_D, R_s, V_D) = \frac{V_{OUT}}{V_{IN}} \quad (26)$$

Potrebno je poznavati faktor iskorišćenja i odnos struja na izlazu i ulazu konvertora:

$$\eta = \frac{P_{OUT}}{P_{IN}} = \frac{P_{OUT}}{P_{OUT} + P_G} = \frac{V_{OUT} I_{OUT}}{V_{IN} I_{IN}} = M_V \cdot M_I \quad (27)$$

Korišćenjem približnih gubitaka snage [7]:

$$P_G = P_{RS} + P_D + P_{RL} + P_{RC} + P_{SW} = \left[ \frac{R_L + D \cdot R_S}{(1-D)^2 R} + \frac{R_D + D R_C}{(1-D)R} + \frac{V_D}{V_{OUT}} + f_s C_{SW} R \right] P_{OUT} \quad (28)$$

gde poslednji sabirak u zagradi predstavlja približne prekidačke gubitke u mosfet tranzistoru IRFP150 uzrokovane izlaznom kapacitivnošću određuje se odnos napona tj. statička prenosna karakteristika koja je kod boost konvertora nelinearna:

$$M_V = \frac{1}{(1-D) \left[ 1 + \frac{R_L + D \cdot R_S}{(1-D)^2 R} + \frac{R_D + D R_C}{(1-D)R} + \frac{V_D}{V_{OUT}} + f_s C_{SW} R \right]} \quad (29)$$

Za izabrane parazitivne vrednosti (4)-(5) maksimalno pojačanje koje se može dobiti za izabrane komponente, učestanost prekidanja i zahtevane najnepovoljnije uslove (kada je konvertor najopterećeniji) oko 2,5 što je granica da se za ulazni napon od 10V poveća na 24V uz opterećenje od oko 2.5-3A. Ovako niska vrednost pojačanja je uzrokovana korišćenjem "običnih" diskretnih komponenti. Maksimalna vrednost faktora ispune pri kojoj statičko pojačanje ne menja znak za maksimalno opterećenje je:

$$D_{max} \approx 0.75 \quad (30)$$

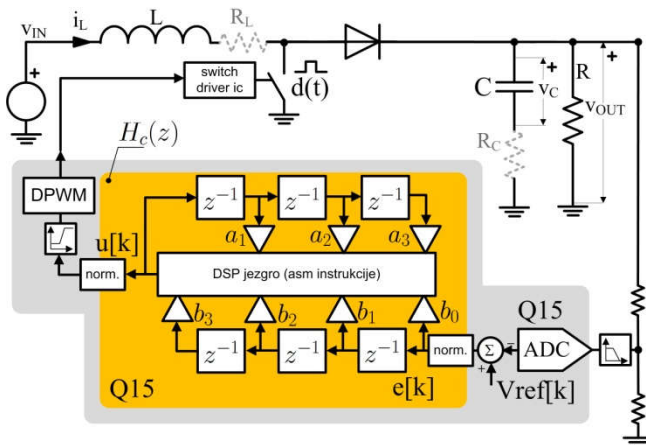
I predstavljaće nelinearno ograničenje (tipa zasićenja upravljačke promenljive).

### III. IMPLEMENTACIJA DIGITALNOG REGULATORA

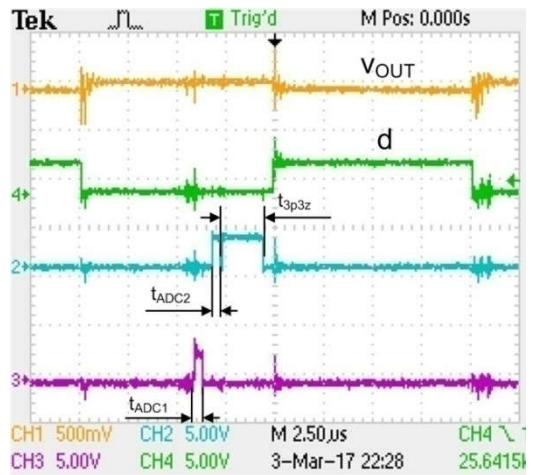
Polazeći od funkcije prenosa regulatora u kontinualnom domenu, izvršena je kontinualno-digitalna transformacija (Bilinearna tr., Tustin-ova tr.) sa periodom odabiranja od 20 $\mu$ s (izabrano je da je učestanost petlje jednaka učestanosti prekidanja, 50kHz). Dobijena funkcija prenosa regulatora u diskretnom domenu ima oblik:

$$H_c(z) = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2} + b_3 z^{-3}}{1 - a_1 z^{-1} - a_2 z^{-2} - a_3 z^{-3}} \quad (31)$$

Na Sl.5. je prikazan uprošćeni blok dijagram digitalnog regulatora. Izračunate vrednosti faktora ispune i razlike između referentne vrednosti i izmerenog napona (signal greške) se smeštaju u nizove koji predstavljaju "delay line". Vrednosti koeficijenata  $a_k$  i  $b_k$  funkcije diskretnog prenosa regulatora su skalirane na opseg dozvoljenih vrednosti u Q15 formatu. Normalizacija vrednosti greške i denormalizacija dobijene vrednosti upravljanja su izvedene kako bi upravljački algoritam u potpunosti iskoristio aritmetičko logičku jedinicu kontrolera koja poseduje hardver za rad sa brojevima sa fiksnom tačkom. Obzirom da je učestanost rada konvertora nepromenljiva, a nelinearno ograničenje faktora ispune iznosi 0.75, AD konverzija je podešena tako da se odvija neposredno pre isključenja prekidača. Na Sl.6. je prikazan vremenski dijagram u toku jedne periode prekidanja. Interval  $t_{ADC1}$  označava trajanje prekidne rutine u kojoj se odabira vrednost ulaznog napona, dok je sa  $t_{ADC2}$  obeležen interval prekidne rutine u kojoj se odabiraju izlazni napon i struja opterećenja. Odabrane vrednosti ulaznog napona i struje opterećenja se ne koriste u ovom radu. Ukupno vreme izvršavanja upravljačke petlje je oko 2,5 $\mu$ s ( $t_{3P3Z}$  na Sl.6.) što je u odnosu na periodu prekidanja od 20 $\mu$ s sasvim dovoljno za uvođenje dodatne AD konverzije (oversampling) i komunikacione zadatke koji će u narednom istraživanju pored kompenzacije merljivih poremećaja biti implementirani. Nakon izračunavanja tekuće vrednosti upravljanja proverava se da li je dostignuta maksimalna dozvoljena vrednost faktora ispune. Digitalna PWM poseduje veliku rezoluciju tako da nema efekta graničnog ciklusa.



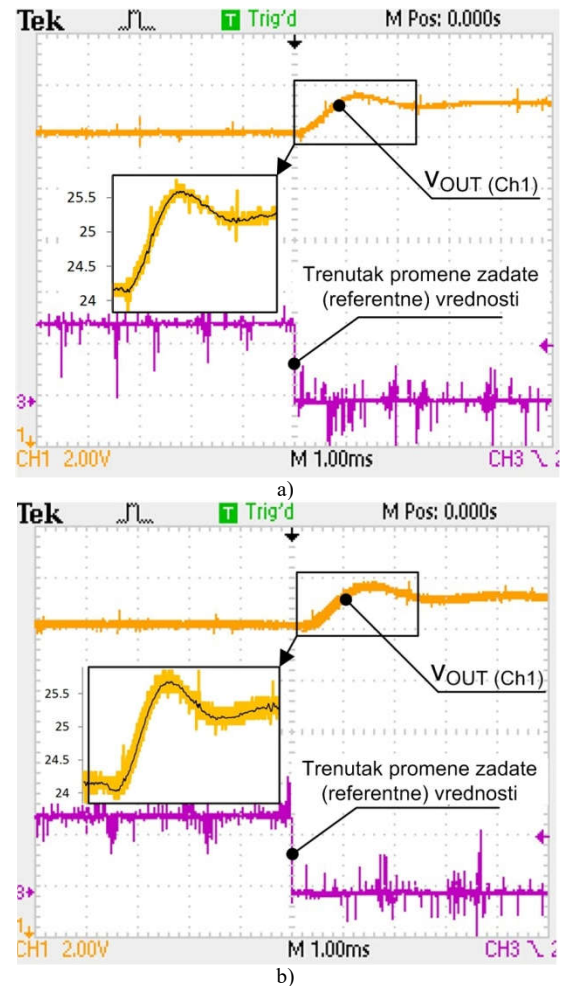
Slika 5. Implementacija digitalnog regulatora korišćenjem digitalnog signalnog kontrolera.



Slika 6. Intervali AD konverzije i algoritma upravljanja.

### IV. EKSPERIMENTALNI REZULTATI

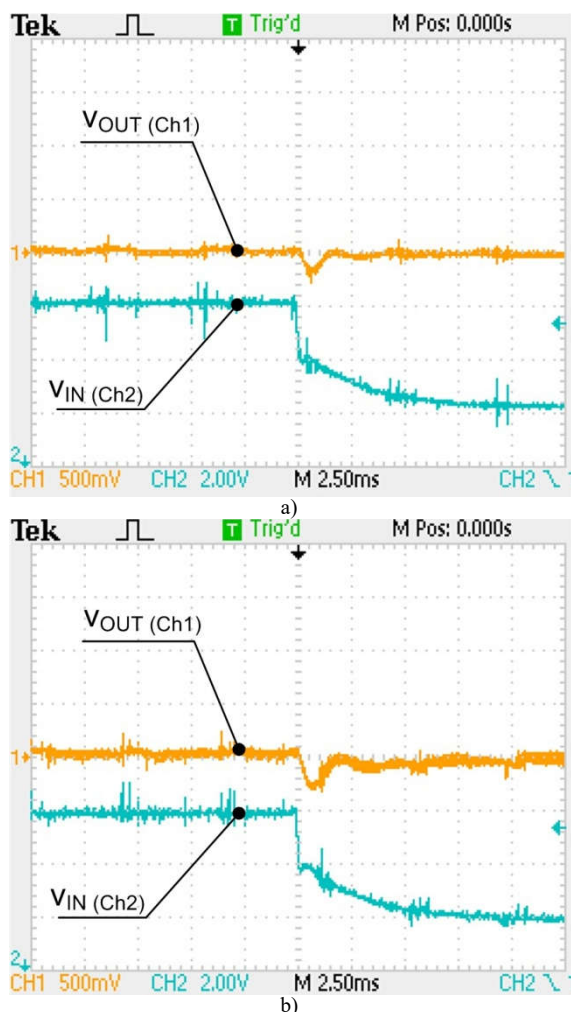
Na Sl.7. a), b) su prikazani odzivi izlaznog napona na skokovitu promenu referentne vrednosti  $V_{REF}$  uz nominalni napon napajanja i vrednosti opterećenja od 20 $\Omega$  i 9 $\Omega$ .



Slika 7. Promena (Ch1, dc mode) izlaznog napona za skokovitu promenu referentne vrednosti a)  $V_{ref}=24,2V \rightarrow 25,2V$ ,  $V_{in}=12V$ ,  $R=20\Omega$ , b)  $V_{ref}=24,2V \rightarrow 25,2V$ ,  $V_{in}=12V$ ,  $R=9\Omega$ ,

Uočava se da je celokupni sistem nešto sporiji od modelovanog što je i očekivano, obzirom da nije uzet u obzir uticaj snubber-a koji su dodati u kolo kao ni uticaj antialiasing filtra. Vrednost pojačanja u povratnoj sprezi je oko 0.083 (razdelnik napona na izlazu konvertora ima pojačanje 1/12). Na Sl.7.b) se uočava i veći uticaj nule u desnoj poluravni za veće opterećenje konvertora.

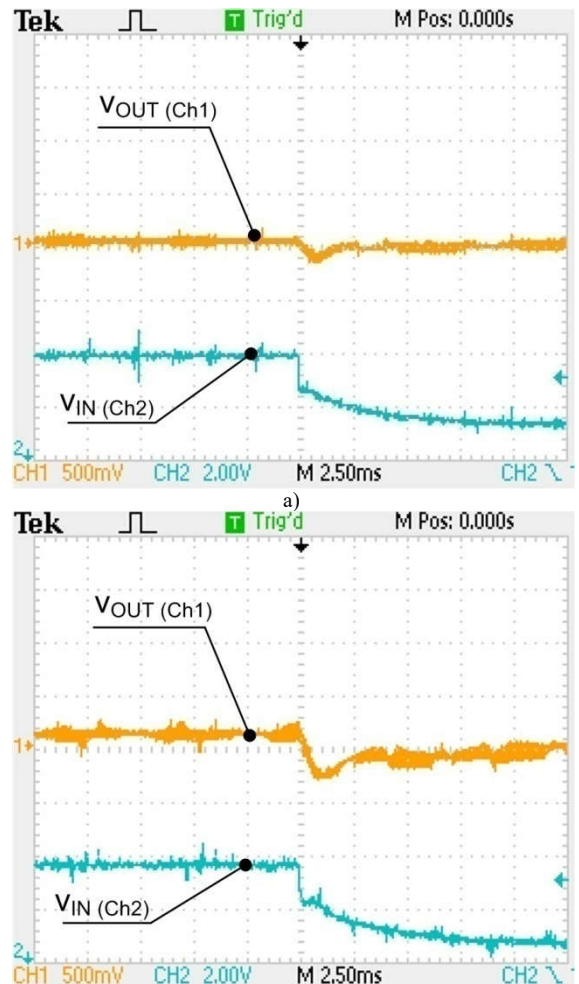
U narednom testu (Sl.8.) ispitivan je odziv konvertora na poremećaje u ulaznom naponu. Modelovan je poremećaj gde napon brzo smanjuje vrednost sa 15V na 12V usled čega i izlazni napon za kratko vreme opada. Propad napona za oko 200mV na 1ms nije značajan obzirom da je vrednost u stacionarnom stanju jednaka željenoj vrednosti od 24V za nominalni otpor na izlazu (Sl.8.a). U režimu velikog opterećenja (Sl.8.b) izlazni napon poseduje malu grešku u ustaljenom stanju.



Slika 8. Mala promena (Ch1, ac mode) izlaznog napona za odskočni poremećaj ulaznog napona a)  $V_{in}=15V-12V$ ,  $R=20\Omega$ , b)  $V_{in}=15-12V$ ,  $R=9\Omega$ .

Uticaj nesavršenog naponskog izvora na ulazu konvertora je delom doprineo većem smanjenju napona u početnom trenutku poremećaja kada konvertor zahteva više energije iz izvora da bi povećao vrednost izlaznog napona.

U režimima velikog opterećenja i niskog napona na ulazu (Sl.9.) uočljiv je uticaj parazitnih efekata. Za vrednosti otpora od 9ohm (Sl.9.b) regulator je na granici režima zasićenja upravljačke promenljive pa i izlazni napon poseduje grešku u stacionarnom stanju oko 2%. Kao referentni izvor je korišćen prekidački modul Vicor VI-262-27 koji poseduje male mogućnosti podešavanja napona. Usled promene referentne vrednosti napona menjaju se i karakteristike referentnog izvora (za manji izlazni napon postoji veća greška u stacionarnom stanju) [17] što je neznatno uticalo i na rad konvertora u kratkom intervalu poremećaja.



Slika 9. Mala promena (Ch1, ac mode) izlaznog napona za odskočni poremećaj ulaznog napona a)  $V_{in}=12V-10V$ ,  $R=20\Omega$ , b)  $V_{in}=12-10V$ ,  $R=9\Omega$ .

## V. ZAKLJUČAK

Visoke vrednosti induktivnosti i kapacitivnosti obezbeđuju rad konvertora u CCM-u ali utiču i da propusni opseg sistema bude relativno nizak. Obzirom da je kod konvertora koji poseduju nulu u desnoj poluravni uobičajeno presečnu učestanost postaviti ispod učestanosti nule [17] kako bi se njen uticaj umanjio, sasvim je očekivan sporiji odziv nego kod konvertora koji poseduju unutrašnju petlju po struji kalema. Prekidački gubici su sa povećavanjem učestanosti sve veći, pa je izabrana optimalna vrednost od 50kHz. Još jedan razlog za

izbor ove vrednosti prekidačke učestanosti je korišćenje digitalnog signalnog kontrolera u kome se izračunavaju vrednosti upravljanja. Uočava se da digitalno upravljanje nije moglo “ubrzati” objekat upravljanja obzirom na inherentne osobine povratne sprege po naponu. Prilikom projektovanja energetskih pretvarača neophodno je još u fazi izbora komponenti (L,C-esr i sl.) poznavati željene karakteristike dinamičkog odziva kako bi se uticalo na pozicije nula i polova.

Sa druge strane implementacija regulatora na jeftinom digitalnom hardveru pruža mogućnosti lakog podešavanja regulatora i ispitivanja raznih algoritama upravljanja. Model konvertora je opremljen merenjem ulaznog napona i struje opterećenja što će u narednom periodu biti iskorišćeno za poboljšanje algoritma uvođenjem prenosnih kompenzatora (feed forward članovi) po merljivim poremećajima. Komunikacioni podsistem se takođe može staviti u funkciju monitoringa rada pretvarača obzirom da ciklus AD konverzije i određivanje upravljanja traju oko 25% periode.

#### LITERATURA

- [1] <https://www.maximintegrated.com/en/app-notes/index.mvp/id/2031>
- [2] [http://www.analog.com/media/en/news-marketing-collateral/product-highlight/177228276DCtoDC\\_Regulator\\_E.pdf](http://www.analog.com/media/en/news-marketing-collateral/product-highlight/177228276DCtoDC_Regulator_E.pdf)
- [3] <https://www.fairchildsemi.com/datasheets/UC/UC3843.pdf>
- [4] [http://www.thine.co.jp/files/topics/165\\_ext\\_12\\_en\\_0.pdf](http://www.thine.co.jp/files/topics/165_ext_12_en_0.pdf)
- [5] <http://www.ti.com/lscs/ti/power-management/boost-converter-integrated-switch-products.page#>
- [6] Milić R. Stojić, *Digitalni sistemi upravljanja*, peto izdanje, Akademski misao, Beograd, 2005.
- [7] Marian K. Kazimierczuk, *Pulse-width Modulated DC-DC Power Converters*, Wiley, October 2015

- [8] [https://en.wikipedia.org/wiki/Digital\\_signal\\_controller](https://en.wikipedia.org/wiki/Digital_signal_controller)
- [9] <http://www.microchip.com/wwwproducts/en/dsPIC33FJ16GS502>
- [10] Microchip Application Note AN1114, Mohammad Kamil, *Switch Mode Power Supply (SMPS) Topologies (Part I)*
- [11] Microchip Application Note AN1207, Antonio Bersani, *Switch Mode Power Supply (SMPS) Topologies (Part II)*
- [12] D. Maksimović, R. Zane, “Small-signal discrete-time modeling of digitally controlled DC-DC converters,” *IEEE Trans. Power Electron.*, Lett., Nov. 2007.
- [13] D. Maksimović, A. M. Stanković, V. J. Thottuvelil, G. C. Verghese, “Modeling and simulation of power electronic converters,” *Proc. of the IEEE*, vol.89, no.6, Jun 2001, pp.898-912.
- [14] P. Pejović, D. Maksimović, “A new algorithm for simulation of power electronic systems using piecewise-linear device models,” *IEEE Trans. Power Electron.*, vol.10, no.3, May 1995, pp.340-348.
- [15] Milić R. Stojić, *Kontinualni sistemi upravljanja*, četvrto dopunjeno izdanje, Naučna knjiga, Beograd, 1985.
- [16] Christophe Basso, *Designing Control Loops for Linear and Switching Power Supplies*, Artech house, 2012.
- [17] [http://cdn.vicorpower.com/documents/applications\\_manual/DesignGuideAppsManual\\_200J00.pdf](http://cdn.vicorpower.com/documents/applications_manual/DesignGuideAppsManual_200J00.pdf)

#### ABSTRACT

The paper presents realization of dc dc converter operating in Continuous Conduction Mode together with 3-pole 3-zero regulator for voltage mode control. Selection of the loop parameters is performed in the frequency domain with the regulator itself implemented using dsPIC33 Digital Signal Controller.

#### IMPLEMENTATION OF DIGITAL REGULATOR FOR DC DC CONVERTER

Milan Baltić, Aleksandar Rakić, Milan Ponjavić