

Proračun elemenata kola za meki start kod prekidačkog spuštača napona sa naponskim upravljanjem

Dejan Barać
 „Dantes“
 Kraljevo, Srbija
 dejanbarac@gmail.com

Sadržaj— U radu je predložen proračun elemenata jednostavnog kola za meki start kod PWM DC-DC spuštača napona sa naponskim upravljanjem. Pri uključanju, kolo za meki start obezbeđuje prihvatljiv porast izlaznog napona spuštača napona, tako da se upravljanjem porastom izlaznog napona smanjuje početno opterećenje koje trpe neke komponente spuštača. Prezentovane su formule za izračunavanje elemenata kola za meki start i rezultati simulacije.

Ključne reči – DC-DC regulator, pretvarač, spuštač napona, Pulse Wide Modulation (PWM), naponsko upravljanje, meki start

1. UVOD

Kada je u pitanju realizacija prekidačkih napajanja savremene elektronike, najčešće se koriste PWM DC-DC regulatori (pretvarači, konvertori) sa strujnim upravljanjem (*Current-Mode Control*). S jedne strane, za razliku od naponskog upravljanja (*Voltage-Mode Control*), kod strujnog upravljanja pojačanje funkcije povratnog prenosa (*gain of the control-to-output transfer function*) ne zavisi od ulaznog napona regulatora ili pretvarača, čime se obezbeđuje kvalitetna linijska regulacija (*line regulation*). Dodatne prednosti strujnog upravljanja predstavljaju (1) ograničenje izlazne struje i struje kroz prigušnicu – otuda nije potrebna dodatna strujna zaštita, (2) robusnost na velike varijacije opterećenja, (3) jednostavnost realizacije kola za kompenzaciju i (4) bolje frekvencijske karakteristike [1]-[3]. S druge strane, strujno upravljanje iziskuje precizno senzorsko kolo za merenje struje opterećenja, što povećava složenost regulatora, a može značajno da poveća gubitke snage – zavisno od primenjenog koncepta [4]-[5].

Ipak, zbog jednostavnosti realizacije, nije zanemarljiv broj elektronskih uređaja manje složenosti čije je napajanje PWM DC-DC regulator napona sa naponskim upravljanjem (*PWM DC-DC converter with Voltage-Mode Control*): (1) uređaji na bazi GSM/GPRS modula [6]-[9], (2) fiskalne registar-kase sa fiskalnim modulom [10]-[12], (3) višekanalni A/D konvertori na bazi FPGA čipa [13], (4) GPS uređaji itd.

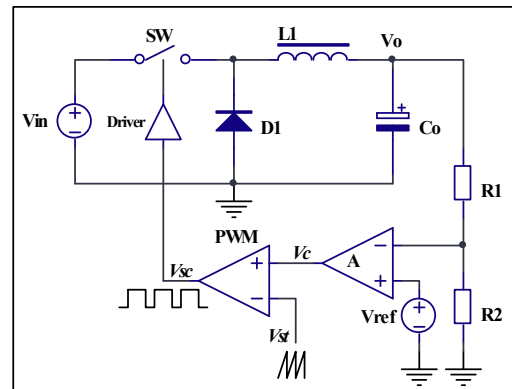
Kada su u pitanju kontroleri koji čine jezgro PWM DC-DC VMC regulatora, postoje (1) integrisana kola koja imaju mogućnost povezivanja kondenzatora za meki start (*soft-start*) [14]-[18] i (2) integrisana kola koja ne poseduju tu mogućnost [19]-[24] – pa je i te kako poželjno da se takvim prekidačkim regulatorima doda eksterno kolo za meki start.

U drugoj sekciji rada ukratko je opisan standardan PWM DC-DC spuštač napona sa naponskim upravljanjem, a u trećoj i četvrtoj sekciji su (1) definisani kriterijumi za proračun

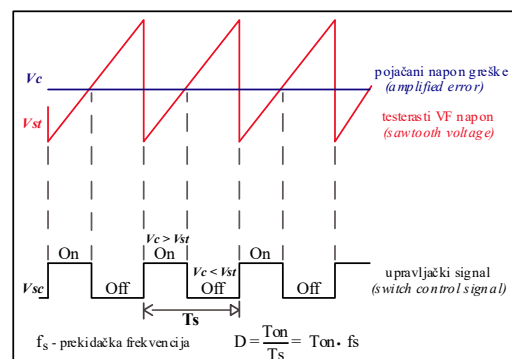
elemenata eksternog kola za meki start (*external soft-start circuit*) i (2) prikazani rezultati simulacije, respektivno.

2. SPUŠTAČ NAPONA SA NAPONSKIM UPRAVLJANJEM

Kod standardnog PWM prekidačkog spuštača napona sa naponskim upravljanjem, prema naponu na kolu povratne sprege (razdelnik napona $R_1:R_2$) upravljački deo obezbeđuje da izlazni napon bude u projektovanim granicama (na primer $1,8 \text{ V} \pm 2\%$), nezavisno od promena opterećenja i ulaznog napona (u specificiranim granicama). Konkretno, pojačavač greške na osnovu razlike referentnog (V_{ref}) i oslabljenog izlaznog napona (V_o) generiše upravljački napon (v_c). Napon v_c se poredi sa testerastim naponom v_{st} koji se generiše interno, odnosno unutar regulatora napona. Prema odnosu upravljačkog i testerastog VF napona, određuje se faktor ispune D (*duty cycle*) aktivnog prekidačkog elementa (BJT ili MOSFET).



Slika 1. PWM VMC spuštač napona (principijska šema)



Slika 2. Princip generisanja faktora ispune kod spuštača napona sa naponskim upravljanjem sa Sl. 1

Na Sl. 1 prikazana je principiska šema spuštača napona sa naponskim upravljanjem (*buck converter with a Voltage-Mode Control*), dok su na Sl. 2 ilustrovani talasni oblici relevantnih signala kod takvog regulatora ili pretvarača.

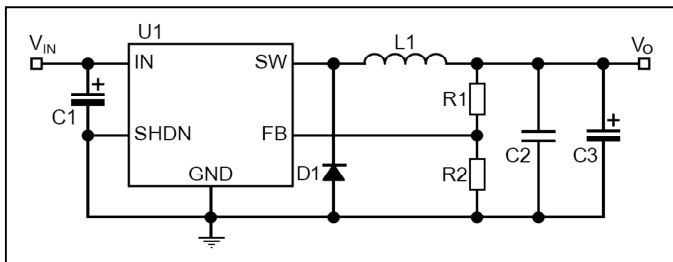
Sâmo upravljanje ostvaruje se tako što se na izlazu PWM (*Pulse Wide Modulation*) komparatora generišu impulsi promenljive širine (v_{sc}) pri konstantnoj prekidačkoj frekvenciji (f_s). Navedeni impulsi preko drajvera pobuđuju aktivni prekidački element (*SW*). Drugim rečima, regulacija izlaznog napona kod VMC ostvaruje se gotovo nezavisno od promena izlazne struje (struje opterećenja) – tako da je, radi zaštite od preopterećenja, prihvatljivo njeno relativno grubo merenje [3].

Izlazni napon spuštača napona sa Sl. 1 definisan je izrazom:

$$V_o \approx \left(1 + \frac{R_1}{R_2}\right) \cdot V_{ref} \quad (1)$$

3. PRORAČUN ELEMENATA ZA MEKI START KOD PWM VMC SPUŠTAČA NAPONA (*VMC BUCK CONVERTER*)

Na Sl. 3 je prikazana električna šema spuštača napona sa naponskim upravljanjem, koji može da se realizuje sa nekim od sledećih integrisanih kola: LM2574-adj, LM2575-adj, LM2576-adj, LM2596-adj, LM2591-adj, LM2592-adj, MIC4680-adj, MIC4684-adj, MIC4690-adj [19]-[24]. Svako od navedenih integrisanih kola ima prekostrujnu zaštitu.



Slika 3. Električna šema PWM VMC spuštača napona

Struja kroz prigušnicu L_1 pri uključenju PWM VMC spuštača napona sa Sl. 3 može da se iskaže prema izrazu:

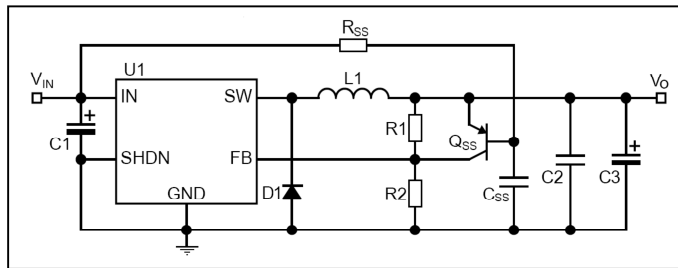
$$i_L(t) = C_o \frac{dv_o}{dt} + \frac{v_o(t)}{(R_1 + R_2) \parallel R_o} \approx C_3 \frac{dv_o}{dt} + \frac{v_o(t)}{V_o} I_o, \quad (2)$$

pri čemu je $R_L = R_o = V_o/I_o$ vrednost maksimalnog opterećenja.

Prilikom uključenja PWM VMC spuštača napona, aktivni prekidački element, prigušnica i izlazni kondenzator C_3 trpe veliko opterećenje – koje je veće ukoliko je struja opterećenja (izlazna struja) I_o veća. Posledice su velike oscilacije ulazne struje i ulaznog napona, što je ilustrovano u [25]. Glavno ograničenje predstavlja prekostrujna zaštita (I_{LIM}) koju poseduje kontroler spuštača napona (integrisano kolo U1). Kako bi se ublažilo veliko opterećenje pri uključenju, tj. da bi se struja kroz spuštač napona ograničila [25], potrebno je da se spuštaču napona sa Sl. 3 doda eksterno kolo za meki start (*external soft-start circuit*), što je ilustrovano na Sl. 4.

Jednostavno eksterno kolo za meki start, koje je već predloženo u [25]-[26] čine tri komponente: PNP BJT (npr.

2N2907), otpornik R_{ss} i kondenzator C_{ss} . Međutim, u navedenoj literaturi nisu predloženi kriterijumi za njihov proračun – već su vrednosti određivane empirijski. Zato će ovoj problematici biti posvećeni naredni redovi. Inače, ova tema je pomenuta u [27], ali nije dovoljno razrađena.



Slika 4. Električna šema PWM VMC spuštača napona sa mekim startom

Najpre ćemo na osnovu SPICE modela za naponski regulator sa naponskim upravljanjem [29], koji ima izvesna ograničenja, i izraza (2) predložiti izraz za procenu trajanja vremena uključenja (start perioda) T_{start} bez eksternog kola za meki start. Naime, tačan proračun je veoma komplikovan, pošto treba uzeti u obzir: (1) statičke i dinamičke gubitke aktivnog prekidačkog elementa unutar kontrolera U1, (2) ekvivalentne serijske otpornosti ulaznog i izlaznog elektrolitskog kondenzatora (ESR_{C1} , ESR_{C3}), (3) faktor ispune (D) aktivnog prekidačkog elementa, (4) induktivnost i serijsku otpornost prigušnice L_1 , (5) otpornost elemenata povratne sprege $R_1:R_2$ (u navedenoj literaturi, njihova otpornost se kreće od $1\text{ k}\Omega$ do $33\text{ k}\Omega$), (6) prekidačku frekvenciju f_s , (7) strujni kapacitet i izlaznu impedansu izvora koji generiše napon V_{in} , (8) činjenicu da se kontroler U1 uključuje tek kada napon na ulaznom elektrolitskom kondenzatoru C_1 dostigne određenu vrednost (najčešće je ta vrednost približna V_{ref}), itd.

Diferencijalne jednačina (2) može da se pojednostavi i predstavi u obliku:

$$dt \approx C_3 \frac{dv_o}{i_L(t) - \frac{v_o(t)}{R_o}} \approx C_3 \frac{dv_o}{\hat{I}_L - \hat{I}_o}, \quad (3)$$

gde je \hat{I}_L usrednjena vrednost struje kroz prigušnicu.

Na osnovu izraza (3), modela [29] i eksperimentalnih rezultata u [26] može da se predloži pojednostavljeni izraz za grubu procenu najdužeg vremena uključenja spuštača napona sa naponskim upravljanjem (Sl. 3):

$$T_{start}^{max} \approx C_3 \frac{V_o}{\frac{1}{2}(I_{LIM} - I_o)} = C_3 \frac{2V_o}{I_{LIM} - I_o} \quad (4)$$

Dodavanjem eksternog kola za meki start (Sl. 4), ograničava se struja kroz spuštač napona prilikom njegovog uključenja – i ona tada značajno manje zavisi od vrednosti (1) izlaznog elektrolitskog kondenzatora i (2) opterećenja. Prema tome, trajanje prelaznog procesa (do uspostavljanja

stacionarnog stanja) zavisi od (1) vrednosti otpornika R_{ss} , (2) kapacitivnosti kondenzatora C_{ss} , (3) napona vođenja PNP BJT, (4) vrednosti ulaznog napona V_{in} , (4) vrednosti izlaznog napona V_o , (5) referentnog napona kontrolera V_{ref} i bazne struje tranzistora Q_{ss} . Konkretnije, izraz za vreme uključivanja (*soft-start period*) spuštača napona sa Sl. 4 ima oblik:

$$T_{ss} \approx R_{ss} C_{ss} \ln \left\{ F(V_{EB}^{BJT}, V_{in}, V_o, V_{ref}, I_b) \right\} \quad (5)$$

Vodeći računa o tolerancijama vrednosti otpornika i kondenzatora, i na osnovu literature [1]-[3] i [14]-[29], proračun kola za meki start treba da uključuje sledeća dva principa:

a) *srednja vrednost struje kojom se puni kondenzator za meki start C_{ss} treba da iznosi 20-30 μA (u praksi se ta vrednost kreće od 2 do 30 μA , zavisno od kapacitivnosti C_{ss});*

b) *period uključivanja T_{ss} treba da bude bar 20 puta duži nego što iznosi procenjeno najduže vremena uključivanja spuštača napona bez eksternog kola za meki start – izraz (4); u praksi, projektovani period uključivanja iznosi od nekoliko ms do nekoliko desetina, zavisno od vrednosti izlaznog napona i kapacitivnosti izlaznog kondenzatora spuštača napona C_3).*

Srednja vrednost struje kojom se puni kondenzator C_{ss} tokom perioda uključivanja može da se definiše kao:

$$\hat{I}_{C_{ss}} = \hat{I}_b + \frac{1}{T_{ss}} \int_0^{T_{ss}} \frac{V_{in}}{R_{ss}} e^{-t/R_{ss}C_{ss}} dt. \quad (6)$$

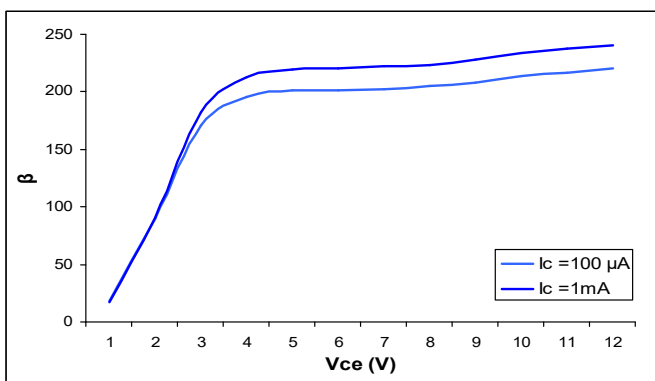
Napon na kondenzatoru C_{ss} je definisan izrazom:

$$v_{C_{ss}}(t) = (V_{ref} - V_{EB}^{BJT}) + V_{in} (1 - e^{-t/R_{ss}C_{ss}}), \quad (7)$$

pri čemu važi $v_{C_{ss}}(0) = V_{ref} - V_{EB}^{BJT}$ i $v_{C_{ss}}(T_{ss}) = V_o - V_{EB}^{BJT}$;

srednja vrednost bazne struje tranzistora Q_{ss} data je izrazom:

$$\hat{I}_b = \frac{\hat{I}_c}{\beta} \approx \frac{V_{ref}}{\beta R_2}. \quad (8)$$



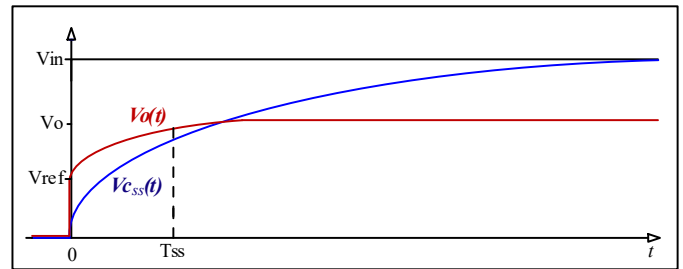
Slika 5. Karakteristika tipičnih vrednosti strujnog pojačanja (β) za tranzistor 2N2907A [30] (simulacija u SPICE-u – za Fairchild-ov model)

TABELA I. IZBOR SREDNJE VREDNOSTI STRUJNOG POJAČANJA $\hat{\beta}$

V_o (V)	2,5	3,3	5	7,5	12
$\hat{\beta}$	60	80	100	150	180
2N2907A: $\hat{I}_c = 100-200 \mu A$, $T_A = 25^\circ C$					

Kako odstupanje strujnog pojačanja bipolarnog tranzistora β može da varira i $\pm 50\%$ u odnosu na tipične vrednosti, da bi proračun T_{ss} bio što približniji tačnoj vrednosti, potrebno je da se izborom R_2 smanji uticaj srednje bazne struje tranzistora Q_{ss} (\hat{I}_b) na ukupnu struju punjenja kondenzatora C_{ss} ($\hat{I}_{C_{ss}}$). Dakle, na osnovu vrednosti tipičnog strujnog DC pojačanja za PNP tranzistor 2N2907A (vidi Sl. 5 i Tabelu I) zaključujemo da se izborom vrednosti otpornika R_2 u opsegu 6,2 - 18 k Ω obezbeđuje da struja \hat{I}_b iznosi oko 1 μA . (Umesto tranzistora 2N2907A može se upotrebiti i tranzistor 2N3906 [31] ili, pak, neki drugi PNP tranzistor sličnih karakteristika). S druge strane, prilikom izbora vrednosti R_2 treba imati na umu da je ulazna otpornost pojačavača greške R_{FB} reda nekoliko desetina M Ω [19]-[24].

Na Sl. 6 prikazani su talasni oblici napona $v_o(t)$ i $v_{C_{ss}}(t)$ prilikom uključivanja spuštača napona sa naponskim upravljanjem sa Sl. 4 (C_{in} je apstrahovan, a V_{in} idealizovan).



Slika 6. Promene napona u kolu sa Sl. 4 prilikom uključivanja [25]-[26]

Na osnovu izraza (6)-(8) mogu da se izvedu formule za određivanje elemenata kola za meki start (proračun za slučaj $V_{in} = V_{in}^{max}$):

$$C_{ss} \approx \frac{T_{ss} \left(\hat{I}_{C_{ss}} - \frac{V_{ref}}{\beta R_2} \right)}{V_o - V_{ref}}, \quad R_{ss} \approx \frac{T_{ss}}{C_{ss} \cdot \ln \left(1 - \frac{V_o - V_{ref}}{V_{in}^{max}} \right)^{-1}}, \quad (9)$$

pri čemu se bira $\hat{I}_{C_{ss}} = 20 \cdot \frac{V_{ref}}{\beta R_2}$, $R_2 = 6,2 - 18 \text{ k}\Omega$ i, prema

formuli (4), $T_{ss} = 20 \cdot T_{start}^{max}$; vrednost V_{ref} iznosi 1,23 - 1,25 V.

Ideja izloženog pristupa bila je da se odredi period T_{ss} primeren konkretnom spuštaču napona sa naponskim upravljanjem, odnosno da bude dovoljno veći nego li vreme uključivanja (tj. uspostavljanja stacionarnog stanja) kod identičnog spuštača bez eksternog kola za meki start.

4. REZULTATI SIMULACIJE

U Tabeli II su data vremena uključivanja za nekoliko slučajeva DC-DC spuštača napona sa naponskim upravljanjem (VMC) sa Sl. 3. Vrednosti su dobijene simulacijom modifikovanog modela [28] u SPICE-u na $T_A = 25^\circ\text{C}$, pri čemu je ulazni napon V_{in} imao oblik idealizovane odskočne funkcije. Opterećenje spuštača napona je modelovano otpornikom R_L .

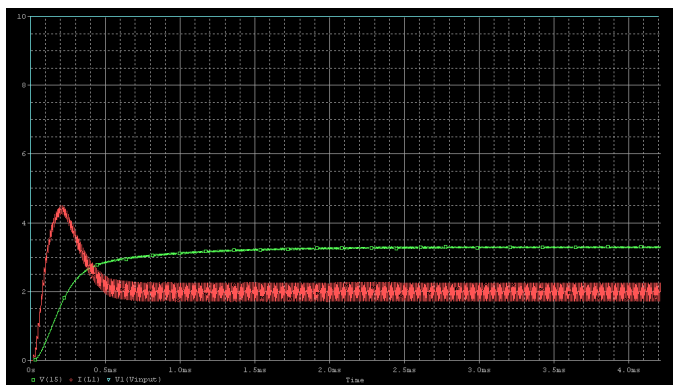
Pojednostavljeni izraz (4) za grubu procenu najdužeg vremena uključivanja spuštača napona sa naponskim upravljanjem pruža više nego zadovoljavajuće rezultate, imajući u vidu da je uključivanje nelinearan proces.

TABELA II. REZULTATI SIMULACIJE VMC SPUŠTAČA NAPONA SA SL. 3

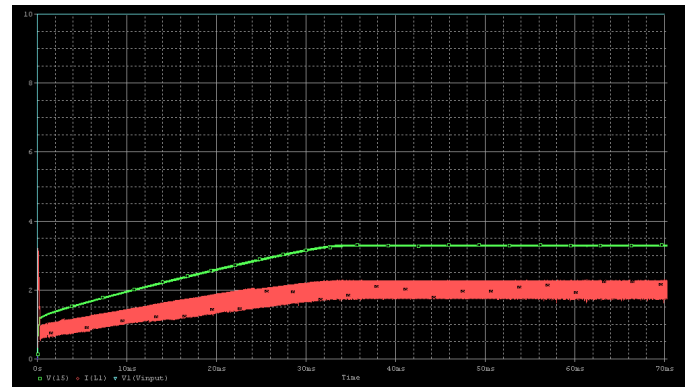
Parametri VMC spuštača napona	T_{S1} (ms) [0,9 V_o]	T_{S2} (ms) [0,99 V_o]	T_{start}^{max} (ms)
$V_{in}^{max} = 24\text{ V}$, $V_o = 12\text{ V}$, $R_L = 12\ \Omega$, $f_s = 50\text{ KHz}$, $I_{LIM} = 8\text{ A}$, $L_1 = 100\ \mu\text{H}$, $C_3 = 270\ \mu\text{F}$, $R_1 = 68\text{ K}$, $R_2 = 6,2\text{ K}$	0,24	0,76	0,413
$V_{in}^{max} = 18\text{ V}$, $V_o = 2,5\text{ V}$, $R_L = 2,5\ \Omega$, $f_s = 200\text{ KHz}$, $I_{LIM} = 5\text{ A}$, $L_1 = 22\ \mu\text{H}$, $C_3 = 330\ \mu\text{F}$, $R_1 = 12\text{ K}$, $R_2 = 12\text{ K}$	0,59	0,93	0,925
$V_{in}^{max} = 14\text{ V}$, $V_o = 5\text{ V}$, $R_L = 5\ \Omega$, $f_s = 150\text{ KHz}$, $I_{LIM} = 5\text{ A}$, $L_1 = 33\ \mu\text{H}$, $C_3 = 300\ \mu\text{F}$, $R_1 = 36\text{ K}$, $R_2 = 12\text{ K}$	0,52	1,43	0,750
$V_{in}^{max} = 10\text{ V}$, $V_o = 3,3\text{ V}$, $R_L = 1,65\ \Omega$, $f_s = 100\text{ KHz}$, $I_{LIM} = 4,5\text{ A}$, $L_1 = 33\ \mu\text{H}$, $C_3 = 330\ \mu\text{F}$, $R_1 = 18\text{ K}$, $R_2 = 11\text{ K}$	1,08	3,29	1,452
$V_{in}^{max} = 6\text{ V}$, $V_o = 3,3\text{ V}$, $R_L = 3,3\ \Omega$, $f_s = 200\text{ KHz}$, $I_{LIM} = 2\text{ A}$, $L_1 = 68\ \mu\text{H}$, $C_3 = 220\ \mu\text{F}$, $R_1 = 18\text{ K}$, $R_2 = 11\text{ K}$	0,56	1,44	1,089

Legenda:
 T_{S1} - vreme za koje $v_o(t)$ dostiže vrednost $0,9V_o$ (simulacija)
 T_{S2} - vreme za koje $v_o(t)$ dostiže vrednost $0,99V_o$ (simulacija)
 T_{start} - procena maksimalnog vreme starta na osnovu formule (4)

Na Sl. 7 i Sl. 8 su prikazane promene ulaznog napona, struje kroz prigušnicu $I(L_1)$ i izlaznog napona $V(15)$, prilikom uključivanja primera spuštača napona bez i sa kolom za meki start, respektivno. Na osnovu izraza (9) izračunati su parametri kola za meki start: $C_{ss} = 382,32\text{ nF}$ i $R_{ss} = 331,09\text{ k}\Omega$; treba odabrati standardne vrednosti, tj. 390 nF i $330\text{ k}\Omega$, respektivno.



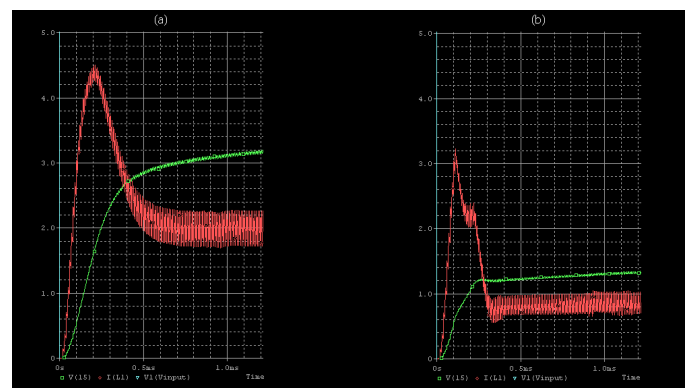
Slika 7. Ulazni napon, struja kroz prigušnicu i izlazni napon kod VMC spuštača napona sa Sl.3, $10\text{V}/3,3\text{V}$ ($L_1 = 33\ \mu\text{H}$, $R_L = 1,65\ \Omega$, $C_3 = 330\ \mu\text{F}$)



Slika 8. Ulazni napon, struja kroz prigušnicu i izlazni napon kod VMC spuštača napona sa Sl. 4, $10\text{V}/3,3\text{V}$ ($L_1 = 33\ \mu\text{H}$, $R_L = 1,65\ \Omega$, $C_3 = 330\ \mu\text{F}$, $C_{ss} = 390\text{ nF}$, $R_{ss} = 330\text{ k}\Omega$); period 0-70 ms

Rezultati simulacije ilustrovani na Sl. 8 pokazuju da trenutna vrednost izlaznog napona $v_o(t)$ dostiže vrednosti V_{ref} ($1,25\text{ V}$), $0,9V_o$ i $0,99V_o$, u trenucima $t = 0,28\text{ ms}$, $t = 26,26\text{ ms}$ i $t = 32,54\text{ ms}$, respektivno. Kada napon $v_o(t)$ dostigne vrednost V_{ref} , punjenje kondenzatora za meki start C_{ss} ostvaruje se pretežno preko otpornika R_{ss} , što ima za posledicu ograničenje porasta struje kroz prigušnicu i izlaznog napona. Od trenutka $t = 0,28\text{ ms}$ do trenutka $t = 32,54\text{ ms}$ struja kroz prigušnicu je ograničena, dok je srednja vrednost izlaznog napona (od vrednosti V_{ref} do $0,99V_o$) menja po približno logaritamskom zakonu, što je očekivano imajući u vidu izvedene formule (9). Promena srednje vrednosti izlaznog napona postaje približno linearna, ukoliko je ostvaren uslov $V_{in}^{max} \gg V_o - V_{ref}$.

Sl. 9 prikazuje uporedne karakteristike promena napona i struje prigušnice navedenog primera DC-DC VMC spuštača napona sa i bez kola za meki start, prilikom uključivanja (period 0-1,2 ms). Spuštač napona sa kolom za meki start (Sl. 4) trpi najveće opterećenje u periodu dok $v_o(t)$ ne dostigne vrednost referentnog napona V_{ref} , kada trenutna vrednost struje kroz prigušnicu kratkotrajno dostiže vrednost $0,7I_{LIM}$, a zatim opada. Otuda je opterećenje čitavog kola značajno manje nego u slučaju kada se ne koristi kolo za meki start.



Slika 9. Poređenje karakteristika prilikom uključivanja VMC spuštača napona (a) bez kola za meki start (Sl. 3) i (b) sa kolom za meki start (Sl. 4), $10\text{V}/3,3\text{V}$ ($L_1 = 33\ \mu\text{H}$, $R_L = 1,65\ \Omega$, $C_3 = 330\ \mu\text{F}$; $C_{ss} = 390\text{ nF}$, $R_{ss} = 330\text{ k}\Omega$)

5. ZAKLJUČAK

U radu je opisan standardan PWM DC-DC spuštač napona sa naponskim upravljanjem (VMC), definisani kriterijumi za proračun elemenata jednostavnog eksternog kola za meki start pomenutog spuštača napona i izvršen proračun istih.

Za simulaciju VMC spuštača napona sa i bez kola za meki start iskorišćen je model predložen u [28], koji je modifikovan – dodato je eksterno kolo povratne sprege, a ulazni napon je predstavljen kao idealizovana odskočna funkcija. Unutrašnje otpornosti komponenti (izvora ulaznog napona, prigušnice i elektrolitskih kondenzatora) modela nisu menjane. Prilikom simulacije, nije uzimana u obzir uticaj tolerancija vrednosti otpornika, kondenzatora i prigušnice.

Napomenućemo da ograničenje modela [28] predstavlja to što, u cilju prekostrujne zaštite, tačno određuje izlaznu struju – što u praksi nije slučaj; u praksi, da bi obezbedio prekostrujnu zaštitu, kontroler VMC spuštača napona grubo meri struju kroz prigušnicu.

Još jedno ograničenje pri implementaciji predstavlja činjenica da opisano kolo za meki start, koje je poznato u literaturi, može da se doda jedino spuštaču napona sa spoljnim (eksternim) kolom povratne sprege $R_1:R_2$.

Simulacija VMC spuštača napona pokazala je opravdanost aproksimacija (usrednjavanja) i proračuna koji su predloženi u radu. Namera autora je da zaokruži istraživanje, odnosno da testiraju prototipove VMC spuštača napona sa integrisanim kolima [19]-[24], a zatim da rezultate testiranja uporede sa rezultatima dobijenim iz predloženih formula i na osnovu simulacije.

LITERATURA

- [1] N.Mohan, T.M.Undeland, W.P.Robbins: „Power Electronics,” *John Wiley & sons*, 1995.
- [2] A.I.Pressman, „Switching Power Supply Design,” *McGraw-Hill*, 2nd ed., 1998.
- [3] B.Lynch, „Current-Mode Vs. Voltage-Mode Control in Synchronous Buck Converters,” *Texas instruments incorporated*, <http://analogzone.com>.
- [4] H.P.Forghani-Zadeh, G.A. Rincón-Mora, „Current-Sensing Techniques for DC-DC Converters,” Georgia Tech Analog Consortium, <http://bbs.dianyuan.com/>.
- [5] H.P.Forghani-Zadeh, G.A. Rincón-Mora, „A Lossless, Accurate, Self-Calibrating Current-Sensing Technique for DC-DC Converters,” <http://users.ece.gatech.edu/>.
- [6] Power Supply for Wireless Applications, Ver.04, 2008, *Cinterion*.
- [7] TC35-type short message transceiver module in the gas monitor, <http://tutorialsto.com/>.
- [8] SmartGSM-GPRS_schematic_v103, *Mikroelektronika development systems*, <http://www.mikroe.com/>.
- [9] D.Barać, „Primer hardverskog okruženja za GSM/GPRS modul TC65i,” 19th Telecommunications forum TELFOR 2011, pp. 892-895, <http://telfor.rs/>.
- [10] Električne šeme napajanja iz servisnih uputstava za fiskalne registar-kase: EX300 i E.Xpert, <http://www.digit-rs.com/>.
- [11] Električna šema napajanja iz servisnog uputstva za fiskalnu registar-kasu *Mikroelektronika Altera*, <http://www.mikroelektronika.net/>.

[12] Električna šema napajanja iz servisnog uputstva za fiskalnu registar-kasu *Kasiko Expert*, <http://www.kasiko-doo.com/>.

[13] Quad 14-bit ADC – 105MSPS, Specification Reference SMT364, *Sundance Multiprocessor Technology Limited*, 2003, <http://sundance.com/>.

[14] MC34166, MC33166; 3.0 A, Step-Up/Down/Inverting Switching Regulators, *ON Semiconductor*, <http://www.onsemi.com/>.

[15] LM2853 – 3A 550 kHz Synchronous Simple Switcher Buck Regulator, *National Semiconductor*, <http://www.national.com/>.

[16] LM2854 – 4A 500 kHz/ 1 MHz Synchronous Simple Switcher Buck Regulator, *National Semiconductor*, <http://www.national.com/>.

[17] EL7532, Monolithic 2A Step-Down Regulator, *Intersil*, (not recommended for new designs), <http://www.intersil.com>.

[18] IRU3037/IRU3037A, 8-pin Synchronous PWM controller, revD, 2005, *International Rectifier*, <http://irf.com>.

[19] LM2574/LM2594 – Simple Switcher 0.5A Step-Down Voltage Regulator, *National Semiconductor*, <http://www.national.com/>.

[20] LM2575/LM2595 – Simple Switcher 1A Step-Down Voltage Regulator, *National Semiconductor*, <http://www.national.com/>.

[21] LM2576/LM2596 – Simple Switcher 3A Step-Down Voltage Regulator, *National Semiconductor*, <http://www.national.com/>.

[22] MIC4680, 1A 200kHz SuperSwitcher™ Buck Regulator, *Micrel*, <http://www.micrel.com/>.

[23] MIC4684, 2A High-Efficiency Buck Regulator, *Micrel*, <http://www.micrel.com/>.

[24] MIC4690, 500kHz 1A SuperSwitcher™ Buck Regulator, *Micrel*, <http://www.micrel.com/>.

[25] J.Dixon, „Buck Regulator with Soft Start,” *Micrel Incorporated*, <http://micrel.com>, Application Hint 37n, November 1999.

[26] „Soft-Start Circuit for Step-Down Switching Regulator,” *Elektor Electronics*, December 2001.

[27] D.Barać, S.Đorić, Đ.Aleksić, Z. Prijjić, „Realizacija napajanja GPRS terminala,” 14th Telecommunications forum TELFOR 2006, pp. 393-395, <http://telfor.rs/>.

[28] SMPS buck – Voltage mode (SPICE model), *eCircuit Center*, <http://www.ecircuitcenter.com/>.

[29] A. Rich, „Intersil integrated FET DC-DC converters,” *Intersil*, AN1209.0, February 2006, <http://www.intersil.com>.

[30] Bipolar junction transistor 2N2907A, PNP General Purpose Amplifier, Rev.G, *Fairchild Semiconductor*, <http://www.fairchildsemi.com/>.

[31] Bipolar junction transistor 2N3906, PNP General Purpose Amplifier, Rev.B0, *Fairchild Semiconductor*, <http://www.fairchildsemi.com/>.

ABSTRACT

This paper presents how to calculate components of a simple soft-start circuit of the standard PWM DC-DC step-down voltage regulator with voltage-mode control. Otherwise, without soft-start circuit, a regulator's output voltage increases very rapidly. Controlling the slew rate of a regulator's output voltage at startup lowers the stress on circuit components. Expressions for the calculation of the soft-start circuit's elements and simulation results are presented.

CALCULATING COMPONENTS OF THE SOFT-START CIRCUIT OF DC-DC PWM STEP-DOWN VOLTAGE REGULATOR WITH VOLTAGE-MODE CONTROL