

MEMORIJSKI ZAHTJEVI KOD IMPLEMENTACIJE KROSBAR KOMUTATORA SA BAFERIMA U UKRSNIM TAČKAMA

MEMORY REQUIREMENTS FOR CROSSPOINT QUEUED CROSSBAR SWITCH IMPLEMENTATION

Milutin Radonjić, Igor Radusinović, *Elektrotehnički fakultet Podgorica*

Sadržaj - U posljednje vrijeme je aktuelizovana primjena krosbar komutatora koji ima bafere samo u ukrsnim tačkama. Ovakva arhitektura je naročito značajna kod distribuiranih sistema, gdje se linijske kartice nalaze daleko od komutacionog polja. Eliminisanjem ulaznih bafera, koji se nalaze u linijskim karticama, nestaje i potreba za kontrolnim saobraćajem. Na taj način se znatno olakšava projektovanje raspoređivača paketa u krosbar komutatoru. U ovom radu je izvršena analiza memorijskih zahtjeva za implementaciju bafera u ukrsnim tačkama komutatora sa 16 ulaza i 16 izlaza. Simulacijama pri različitim uslovima saobraćaja je utvrđeno kolike su dužine bafera potrebne za ostvarivanje komutacije bez izgubljenih paketa.

Abstract - Crossbar switch with buffers only in crosspoints has been recently actualized. This architecture is especially significant for distributed systems, where linecards are quite far from the switching fabric. Without input buffers, which are within the linecards, there is no need for control communication. In a such way, packet scheduler for crossbar switch is much easier to design. In this paper, analysis of memory requirements for crosspoint buffers of 16x16 switch implementation is performed. It is shown which buffer lengths are required in order to establish switching without lost packets, under various traffic patterns.

1. UVOD

Krosbar arhitektura je jedna od najpopularnijih arhitektura za izradu modernih komutatora paketa velikih brzina. Ona je interesantna za implementaciju zbog svoje jednostavnosti i osobine da nema blokiranja paketa. U najvećem broju slučajeva, u literaturi kao i u dostupnim proizvodima, koriste se krosbar komutatori kod kojih se skladištenje pristiglih paketa, koji čekaju na prosleđivanje prema svojim odredištima, obavlja van samog komutatora. Skladištenje se može vršiti na njegovim ulazima i/ili izlazima.

Najbolje performanse postižu se prilikom skladištenja na izlazima komutatora (tzv. izlazno baferovanje). U tom slučaju svaki pristigli paket se odmah prosleđuje kroz komutator prema svom izlazu i smješta u odgovarajući bafer u kome čeka trenutak napuštanja komutatora. To znači da nema opasnosti od nagomilavanja paketa na ulazu ili unutar komutacione matrice. Međutim, izlazno baferovanje iziskuje da komutaciona matrica radi brže od brzine pristizanja paketa. Ovo ga čini veoma nepogodnim za implementaciju komunikacionih uređaja velikih brzina ili uređaja sa velikim brojem portova.

Za razliku od izlaznog, ulazno baferovanje je veoma jednostavno za implementaciju, ali se kod njega javlja ograničenje u maksimalnoj propusnosti koja pri punom opterećenju i beskonačnom broju ulaza iznosi 58,6% [1]. Razlog za ovakav ozbiljan nedostatak leži u tzv. head-of-line (HOL) efektu. Naime, ukoliko prvi paket u redu čekanja na nekom ulaznom portu ne može biti prosljeđen prema svom izlazu, on će onemogućiti prosleđivanje ostalih paketa u istom baferu koji su namijenjeni drugim izlazima, iako su oni možda slobodni. Za prevazilaženje ovog problema

predložene su mnoge tehnike, među kojima je najbolje performanse pokazala tehnika virtual output queuing (VOQ) [2], tj. tehnika sa virtualnim izlaznim baferovanjem. Ovom tehnikom se u potpunosti otklanja HOL efekat i problemi vezani sa njim i to bez potrebe za internim ubrzavanjem rada raspoređivača i komutacione matrice. Ovo čini VOQ veoma interesantnim za realizaciju veoma brzih komutatora paketa. VOQ arhitektura je intenzivno proučavana u dostupnoj literaturi [3] - [6] i pokazuje bolje performanse od bilo koje poznate arhitekture baferovanja na ulazu.

Međutim, VOQ arhitektura ima i jedan ozbiljan nedostatak. Naime, potrebna je intenzivna komunikacija između linijskih kartica i raspoređivača u svrhu razmjene kontrolnih informacija. Tako intenzivna komunikacija se može realizovati bez velikog uticaja na ukupne performanse uređaja ako su linijske kartice veoma blizu komutatoru. Međutim, u modernim komutatorima uobičajeno je da linijske kartice budu prilično udaljene od komutatora i kontrolna komunikacija više ne može biti tako brza. Jedno od rješenja ovog problema bi moglo biti povećanje vremena predviđenog za prenos pojedinog paketa. Ovo rješenje bi vodilo ka lošijim performansama komutatora [7], te kao takvo nije prihvatljivo. Drugo rješenje bi moglo biti da se, pored VOQ, u ukrsnim tačkama krosbar matrice implementiraju baferi male veličine (npr. veličine jednog paketa). Ovaj pristup je poznat kao CICQ (Combined Input and Output Queuing) [8]. Na ovaj način se ublažava, ali ne i eliminiše problem sa intenzivnom kontrolnom komunikacijom između linijskih kartica i raspoređivača.

Najbolje rješenje bi bilo da se baferovanje vrši unutar samog komutatora, na primjer u ukrsnim tačkama komutacione matrice. Međutim, ovo dugo nije bilo moguće

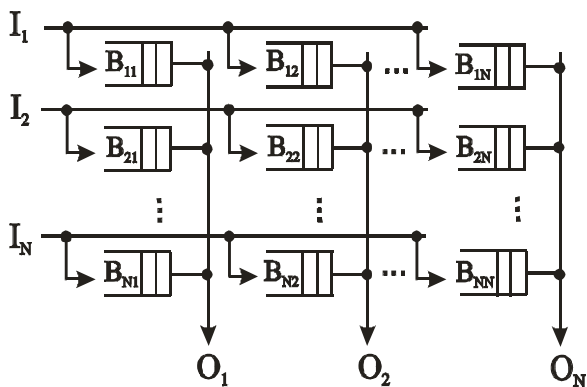
realizovati usled tehnoloških ograničenja pri implementaciji memorijskih modula većeg kapaciteta. Nedavno je, ipak, pokazano da je takva realizacija moguća, korišćenjem današnje tehnologije [9]. Sada je veći ograničavajući faktor broj pinova koje je fizički moguće smjestiti na čipu nego potrebna površina poluprovodničkog materijala.

U [9] je predložena arhitektura u kojoj se baferovanje vrši samo u ukrsnim tačkama krosbar matrice, tzv. CQ (Crosspoint Queued) arhitektura (slika 1). To u praksi znači da se baferi i komutator mogu realizovati na istom čipu. Pošto nema redova čekanja u linijskim karticama, nema ni kontrolnih uređaja za njihovo upravljanje. Znači da je i realizacija linijskih kartica u ovom slučaju jednostavnija.

Svaki bafer u ukrсноj tački (B_{ij}) sadrži paket koji je stigao sa ulaza i a namijenjen je izlazu j . Dolazni paket stiže direktno u odgovarajući bafer u ukrсноj tački, bez bilo kakve kontrolne komunikacije sa raspoređivačem. Ako je bafer u ukrсноj tački pun, dolazni paket se jednostavno odbacuje. U suprotnom, on se smješta u odgovarajući bafer, na red čekanja da bude prosleđen. U svakom vremenskom slotu raspoređivač bira po jedan od zauzetih bafera za svaki izlaz, te prosleđuje njegov vodeći paket ka izlaznoj linijskoj kartici. Biranje se obavlja prema nekom od poznatih algoritama za raspoređivanje. U [9] je pokazano da CQ komutator može upravljati paketima bez stalnog oslanjanja na trenutno stanje linijskih kartica kao i kompleksnog centralizovanog raspoređivača. Dakle, nema više potrebe za kontrolnom komunikacijom između linijskih kartica i komutatora.

Za ovako koncipirani komutator od najvećeg je značaja pravilno odabrati veličine bafera u ukrsnim tačkama, prilikom njegove realizacije. Baferi manje dužine su lakši za implementaciju ali mogu uzrokovati značajnu degradaciju performansi usled odbacivanja paketa zbog popunjenosti bafera. Sa druge strane, ne treba preterivati sa njihovom veličinom ako to neće doprinijeti poboljšanju performansi CQ komutatora. Povećanje dužine bafera značajno usložnjava njihovu realizaciju, naročito kod komutatora sa većim brojem portova (ukrskih tačaka).

Zato je važno imati sliku o tome kolika je potrebna dužina bafera u pojedinim uslovima saobraćaja i za pojedine načine realizacije raspoređivača. Na osnovu nje se lakše određuje kompromisna vrijednost između željenih performansi i odgovarajuće cijene implementacije.



Slika 1. Arhitektura CQ komutatora

U ovom radu biće predstavljene maksimalne vrijednosti zauzeća bafera u ukrsnim tačkama dobijene simulacijama. To znači da za bafere tih dužina nebi bilo odbačenih paketa usled prepunjenosti. Simulacije su izvršene za komutator sa 16 portova, pri različitim uslovima saobraćaja.

U poglavlju 2 je dat simulacioni model komutatora sa baferima u ukrsnim tačkama, a u poglavlju 3 opisani modeli saobraćaja koji su korišćeni prilikom simulacija. Rezultati dobijeni simulacijama i njihova analiza su prikazani u poglavlju 4. Na kraju su, u poglavlju 5, data zaključna razmatranja.

2. SIMULACIONI MODEL CQ KOMUTATORA

Prilikom analize komutatora paketa uobičajena je pretpostavka da su dolazni paketi jednake dužine i takvi paketi se nazivaju ćelijama. To znači da se segmentacija komunikacionih paketa koji dolaze na ulaze komunikacionih uređaja na pakete jednake dužine, a kasnije i njihova rekonstrukcija na izlazu uređaja, vrše van samog komutatora [10]. Vrijeme se posmatra podijeljeno u jednake vremenske slotove, koji odgovaraju vremenu potrebnom da se kroz komutator prenese jedna ćelija. Svaki vremenski slot je konceptualno podijeljen u dvije faze:

- Faza dolaska, kada paketi dolaze na ulazne linije komutatora i smještaju se u odgovarajuće bafere u ukrsnim tačkama, ako baferi nisu puni.
- Faza odlaska, kada paketi napuštaju komutator. Za svaki izlaz raspoređivač izabira jedan od bafera i njegov vodeći paket prosleđuje kroz komutacionu matricu prema izlaznoj linijskoj kartici.

Izbor bafera čiji će vodeći paket biti prosleđen na izlaz vrši se prema nekom od mnogobrojnih poznatih algoritama raspoređivanja. U ovom radu su analizirani sledeći algoritmi: Longest Queue First (LQF) [2], Round Robin (RR) [11], Frame-based Round Robin Matching (FRRM) [4] i random. U uslovima nekog jako neuniformnog saobraćaja LQF algoritam može unijeti zapostavljanje ulaza sa saobraćajem niskog intenziteta. To znači da paketi koji se nalaze u redu čekanja mogu tamo ostati veoma dugo, a u posebno nepovoljnim saobraćajnim oblicima može se desiti da nikad ne dođu na svoje odredište. To je razlog proširivanja liste analiziranih algoritama u [9] i uvođenja u analizu FRRM algoritma koji ne pati od problema zapostavljanja. Kako bi analiza bila potpunija i dobijeni rezultati se lakše upoređivali, izvršena je i simulacija za izlazno baferovanje (OQ – output queuing).

3. SIMULACIONI MODELI SAOBRAĆAJA

U ovom radu su vršene simulacije za sledeće modele saobraćaja: uniformni, nebalansirani, LIU (Linear Input Unbalanced – linearni ulazno nebalansirani) i LOU (Linear Output Unbalanced – linearni izlazno nebalansirani)

3.1. Uniformni saobraćaj

Kod uniformnog saobraćaja, na svaki ulazni port u svakom vremenskom slotu stiže jedna ćelija sa vjerovatnoćom p (ulazno opterećenje) i ona je namijenjena nekom izlazu sa vjerovatnoćom $1/N$, gdje je N broj portova

komutatora. Znači da su dolazne ćelije uniformno raspoređene na sve izlazne portove. Vjerovatnoća da postoji paket sa ulaza i za izlaz j jednaka je p/N , za svako i i j .

3.2. Nebalansirani saobraćaj

Kod nebalansiranog saobraćaja, na svaki ulazni port u svakom vremenskom slotu stiže jedna ćelija sa vjerovatnoćom p (ulazno opterećenje). Pristigle ćelije se neuniformno distribuiraju na izlazne portove saglasno parametru koji se zove vjerovatnoća nebalansiranosti (w). Ako se posmatra ulazni port i , izlazni port j , broj portova N , ulazno opterećenje p i vjerovatnoća nebalansiranosti w , onda je opterećenje sa ulaza i na izlaz j dato sa:

$$p_{i,j} = \begin{cases} p \left(w + \frac{1-w}{N} \right), & \text{za } i = j \\ p \frac{1-w}{N}, & \text{za } i \neq j \end{cases} \quad (1)$$

3.3. LOU model saobraćaja

Linearno nebalansirani modeli saobraćaja se takođe karakterišu ulaznim opterećenjem. Međutim, potreban je još jedan parametar da bi se odredio tačan oblik saobraćaja. Taj parametar (označen sa Δp) definiše količinu nebalansiranosti između najmanje i najviše opterećenog porta. Najgori slučaj nebalansiranosti za ulazno opterećenje p odgovara parametru:

$$\Delta p = \min\{p, 1-p\} \quad (2)$$

Kod LOU modela saobraćaja, na svaki ulaz, u svakom vremenskom slotu, stiže ćelija sa istom vjerovatnoćom (p) i ta ćelija se prosleđuje prema izlazima prema linearnoj raspodjeli vjerovatnoće. Ova raspodjela može biti uzlazna ili silazna. Ovdje je korišćena silazna LOU raspodjela, data izrazom:

$$p_{i,o} = \frac{1}{N} \left[p + \Delta p - \frac{2\Delta p}{N-1} o \right] \quad (3)$$

gdje je $p_{i,o}$ vjerovatnoća da je u datom vremenskom slotu ćelija pristigla preko ulaza i namijenjena za izlaz o .

Uzlazna LOU raspodjela je data jednačinom (3), sa suprotnim znakom za Δp .

3.4. LIU model saobraćaja

Kod LIU modela saobraćaja ćelije sa svih ulaza se ravnomjerno raspoređuju na izlaze sa jednakom vjerovatnoćom ($1/N$). Međutim, na svaki ulaz ćelija pristiže prema linearnoj raspodjeli. To znači da se LIU model opisuje sa jednačinom (3), pri čemu se indeks o sa desne strane jednačine zamjenjuje sa i .

4. REZULTATI SIMULACIJE

Simulacije za uniformni saobraćaj vršene su za različite vrijednosti ulaznog opterećenja p . U opsegu od 0,01 do 0,9 sa

korakom simulacije od 0,1. Pošto je opseg od 0,9 do 1 naročito interesantan, tu je korak u simulaciji 0,01, da bi se preciznije analiziralo ponašanje komutatora pri visokim intenzitetima saobraćaja.

Simulacije za LOU i LIU saobraćaj vršene su samo za polovinu intervala mogućeg ulaznog opterećenja. Naime, nebalansiranost saobraćaja (Δp) je najveća za ulazno opterećenje $p=0,5$. Nebalansiranost se smanjuje i za veće i za manje vrijednosti ulaznog opterećenja. Približavanjem krajevima intervala saobraćaj sve više postaje sličan uniformnom. Zato je dovoljno posmatrati jednu polovinu intervala. Pošto se značajniji rezultati očekuju prilikom intenzivnijeg saobraćaja, simuliran je opseg ulaznog opterećenja od 0,5 do 1.

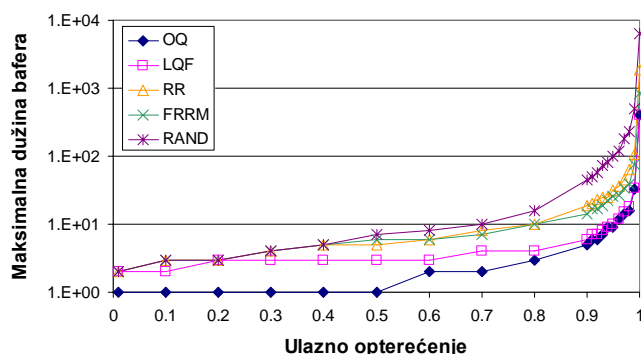
Kod nebalansiranog saobraćaja je uobičajeno da se posmatra u uslovima punog ulaznog opterećenja ($p=1$), za različite vrijednosti vjerovatnoće nebalansiranosti. Ovdje je posmatran čitav opseg $w \in [0,1]$, sa korakom 0,1.

Simulacije su vršene i za OQ komutator, kako bi dobijeni rezultati bili potpuniji i lakše se upoređivali. Međutim, OQ komutator ima potpuno drugačiju arhitekturu komutatora. Kod njega se baferi nalaze samo na izlazima, za svaki izlazni port po jedan. Rezultati su upoređivani na bazi ukupno potrebne memorije za realizaciju bafera. Prikazani su na bazi dužine jednog bafera u ukrasnoj tački CQ komutatora. OQ komutator sa istom količinom raspoložive memorije ima 16 puta duži bafer (samo je jedan bafer za svih 16 ulaznih portova). Zato su rezultati u slučaju OQ komutatori prikazani kao stvarna dužina bafera normalizovana sa 16, zaokruženo na gore.

4.1. Analiza za uniformni saobraćaj

Maksimalne vrijednosti broja ćelija koje su se u izvesnom trenutku simulacije nalazile u redu za čekanje nekog od bafera u ukrasnim tačkama, za slučaj uniformnog dolaznog saobraćaja, prikazane su na slici 2. LQF algoritam ima najmanje, a random najveće potrebe za memorijom. RR i FRRM algoritam imaju veoma bliske vrijednosti zauzeća bafera za široki opseg ulaznog opterećenja.

Izlazno baferovanje, naravno, ima najmanje memorijske zahtjeve i zato može dobro poslužiti za ocjenjivanje performansi CQ komutatora. Komutator sa izlaznim baferovanjem može obaviti komutaciju bez izgubljenih



Slika 2. Maksimalne vrijednosti zauzeća bafera u ukrasnim tačkama tokom simulacije uniformnog saobraćaja

paketa sa baferom od samo jedne ćelije, za donju polovinu opsega ulaznog opterećenja. Sa povećanjem ulaznog opterećenja lagano raste i potreba za dužim baferima, sve do $p=0,99$. Za poslednje dvije simulirane vrijednosti ulaznog opterećenja memorijski zahtjevi naglo rastu.

CQ komutator sa LQF algoritmom ima vrlo bliske vrijednosti zauzeća bafera kao OQ. Razlika nije veća od dvije ćelije ni za jednu vrijednost ulaznog opterećenja. Ova činjenica je naročito važna za jako visoka ulazna opterećenja, gdje ostali algoritmi pokazuju znatno slabije performanse.

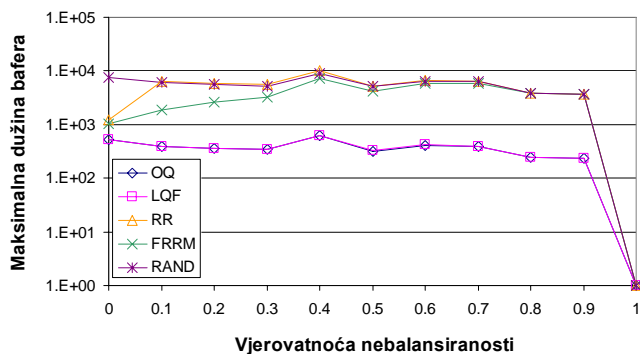
RR i FRRM pokazuju vrlo bliske performanse, vezano za dužine bafera. FRRM ima blagu prednost za pojedina opterećenja. Ova prednost je naročito izražena za jako visok intenzitet saobraćaja.

Random algoritam ima jako loše performanse za visok intenzitet saobraćaja. Primjera radi, pri punom opterećenju CQ komutator sa random algoritmom raspoređivanja zahtjeva oko petnaest puta duže bafere nego što je to slučaj sa LQF algoritmom, odnosno oko osam puta duže bafere nego sa FRRM algoritmom. To pokazuje da raspoređivanje paketskih ćelija bez nekog jasno utvrđenog koncepta daje loše rezultate.

Iz svega navedenog proizilazi da je najbolja realizacija CQ komutatora sa LQF algoritmom. Međutim, prilikom implementacije se mora voditi računa i o složenosti samog raspoređivača i njegovim zahtjevima za hardverskim resursima. Raspoređivač zasnovan na LQF algoritmu je znatno složeniji za implementaciju i potrebna je mnogo veća površina na poluprovodničkom jezgri za njegovu implementaciju, nego što je to slučaj sa FRRM i naročito RR baziranim raspoređivačem. Time se gubi ušteda na prostoru i složenosti dobijena na memorijskim elementima. Zato je potrebno pažljivo procijeniti pri kakvom će ulaznom opterećenju komutator raditi. Samo za opterećenje bliskom maksimalnom LQF raspoređivač predstavlja nedvosmisleno bolji izbor.

4.2. Analiza za nebalansirani saobraćaj

Performanse posmatranih komutatora, za slučaj nebalansiranog saobraćaja, prikazane su na slici 3. Dijagrami predstavljaju maksimalno zauzeće bafera u slučaju punog ulaznog opterećenja, u funkciji vjerovatnoće nebalansiranosti.



Slika 3. Maksimalne vrijednosti zauzeća bafera u ukrsnim tačkama tokom simulacije nebalansiranog saobraćaja

I u ovom slučaju LQF algoritam daje najbolje performanse, jako bliske OQ komutatoru. FRRM pokazuje bolje performanse od RR i random algoritma za manje vjerovatnoće nebalansiranosti. Kod veće nebalansiranosti njihovi memorijski zahtjevi su prilično ujednačeni.

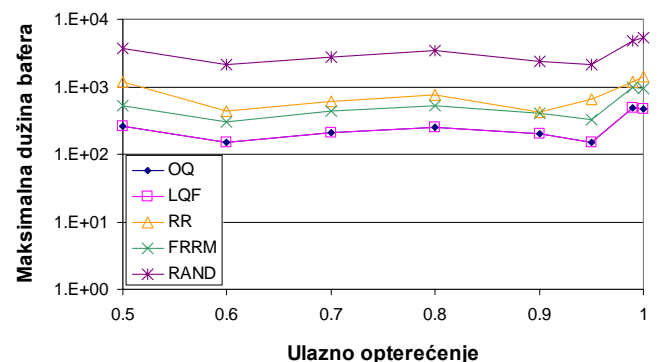
4.3. Analiza za LOU model saobraćaja

I kod LOU saobraćaja je ista situacija, što se tiče CQ komutatora sa LQF algoritmom raspoređivanja (slika 4). Maksimalne korišćene dužine bafera su praktično iste kao kod OQ komutatora, razlikujući se u maksimalno dvije ćelije. Nešto drugačija situacija je kod preostalih algoritama.

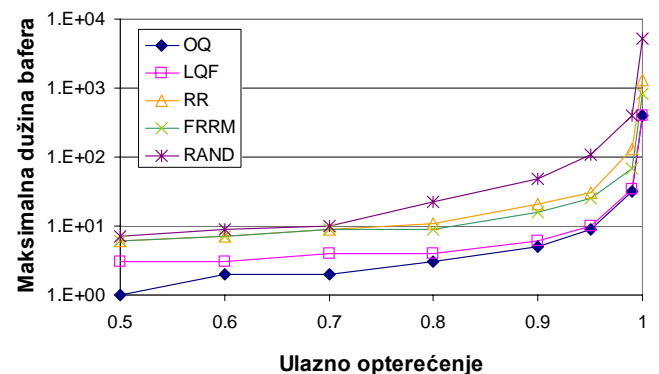
FRRM pokazuje, među njima, najbolje performanse. Njegove dužine zauzeća bafera su oko dva puta veće nego kod LQF algoritma, ali su značajno manje nego kod RR algoritma, u najvećem broju slučajeva. Slično kao kod uniformnog saobraćaja, random algoritam ima jako loše performanse, nezavisno od ulaznog opterećenja.

4.4. Analiza za LIU model saobraćaja

Dijagrami zauzeća bafera kod LIU modela saobraćaja, koji su prikazani na slici 5, oblikom su veoma slični dijagramima kod uniformnog saobraćaja (slika 2). Zato se svi zaključci koji su tamo iznijeti mogu ponoviti i ovdje. Jedina razlika je u apsolutnim vrijednostima memorijskih zahtjeva kod nekih algoritama. Međutim, te razlike su većinom jako male, tako da nisu vrijedne detaljnije elaboracije.



Slika 4. Maksimalne vrijednosti zauzeća bafera u ukrsnim tačkama tokom simulacije LOU saobraćaja



Slika 5. Maksimalne vrijednosti zauzeća bafera u ukrsnim tačkama tokom simulacije LIU saobraćaja

5. ZAKLJUČAK

U ovom radu je izvršena analiza maksimalne zauzetosti bafera 16x16 krosbar komutatora sa baferima u ukrasnim tačkama. Radi se o dužinama bafera pri kojima tokom sprovedenih simulacija nije došlo do gubitka paketa uslijed njihovog prepunjavanja.

Rezultati su pokazali da slučajan izbor paketa koji se prosleđuju prema izlaznim portovima (random algoritam) nije dobro rješenje, jer se u svim saobraćajnim uslovima zahtjevaju jako velike dužine bafera.

LQF algoritam pokazuje najbolje performanse u svim uslovima saobraćaja i one se jako približavaju performansama komutatora sa izlaznim baferovanjem. Ovo je bilo očekivano, jer LQF algoritam vodi računa o zauzećima bafera i oslobađa prostor kod najzauzetijeg. Međutim, praktična realizacija ovog algoritma je mnogo složenija od RR algoritama i zauzima mnogo veću površinu na poluprovodničkom materijalu. Zato je, prilikom saobraćaja vrlo visokog intenziteta, gdje su i potrebne dužine bafera velike, potrebno izeti u razmatranje i algoritme zasnovane na Round-Robin metodi.

FRRM algoritam pokazuje nešto skromnije memorijske zahtjeve u odnosu na osnovni RR algoritam, u mnogim saobraćajnim uslovima. Ovo je naročito izraženo kod neuniformnih modela saobraćaja. Stoga je FRRM bolji izbor za realizaciju raspoređivača, ako je njegova jednostavnost primarna karakteristika prikom implementacije.

Sljedeći korak u analizi memorijskih zahtjeva CQ komutatora biće razmatranje uticaja broja portova komutatora na njegove performanse. Moguće je, takođe, posmatrati njegovo ponašanje u još nekim neuniformnim uslovima saobraćaja, kako bi se provjerili zaključci do kojih se došlo u analiziranim okolnostima.

LITERATURA

[1] M. J. Karol, M. G. Hluchyj and S. Morgan, "Input vs output queuing on a space-division packet switch", In Proc. *GLOBECOM '86*, pp. 659-665, 1986.

[2] A. Mekittikul and N. McKeown, "A practical scheduling algorithm to achieve 100% throughput in input-queued switches", In Proc. *INFOCOM '98*, pp. 792-799, 1998.

[3] M. Radonjić and I. Radusinović, "Performance analysis of LPF based VOQ crossbar switches", In Proc. *EUROCON '09*, pp. 1844 – 1851, 2009.

[4] D. Banović and I. Radusinović, "Scheduling algorithm for VOQ switches", *International Journal of Electronics and Communications*, vol. 62, pp. 455-458, 2008.

[5] N. H. Liu, K. L. Yeung and D. C. W. Pao, "Scheduling algorithms for input-queued switches with virtual output queuing", In Proc. *ICC '01*, pp. 2038 – 2042, 2001.

[6] J. Dai and B. Prabhakar, "The throughput of data switches with and without speedup", In Proc. *IEEE INFOCOM '00*, pp. 556-564, 2000.

[7] F. Tobajas, R. Esper-Chain, V. Armas, J. Lopez and R. Sarmiento, "Round-trip delay effect on iterative request-grant-accept scheduling algorithms for virtual output queued switches", In Proc. *GLOBECOM '02*, pp. 1889-1893, 2002.

[8] R. Rojas-Cessa, E. Oki, Z. Jing, and H.J. Chao, "CIXB-1: Combined Input-One-cell-crosspoint Buffered Switch", In Proc. *IEEE HPSR '01*, pp. 324-329, 2001.

[9] Y. Kanizo, D. Hay and I. Keslassy, "The crosspoint-queued switch", In Proc. *INFOCOM '09*, pp. 729-737, 2009.

[10] F. Abel, C. Minkerberg, I. Iliadis, T. Engbersen, M. Gusat, F. Gramsamer, et al., "Design issues in next-generation merchant switch fabrics," *IEEE/ACM Transaction on Networking*, vol. 15, pp. 1603–1615, 2007.

[11] E. Shin, V. Mooney and G. Riley, "Round-robin arbiter design and generation," In Proc. of the *15th international symposium on System Synthesis*, pp. 243-248, 2002.